



Уральский
федеральный
университет

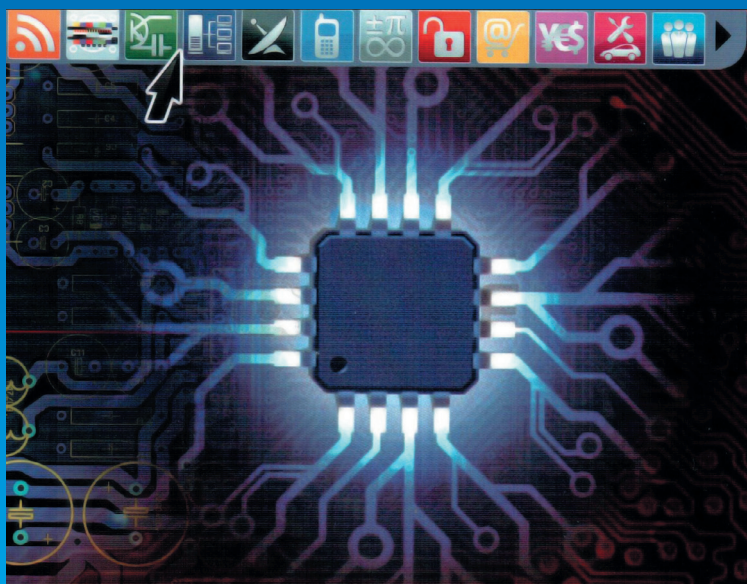
имени первого Президента
России Б.Н.Ельцина

Институт радиоэлектроники
и информационных
технологий

М. П. ТРУХИН

ОСНОВЫ КОМПЬЮТЕРНОГО ПРОЕКТИРОВАНИЯ И МОДЕЛИРОВАНИЯ РАДИОЭЛЕКТРОННЫХ СРЕДСТВ

Лабораторный практикум



Министерство образования и науки Российской Федерации
Уральский федеральный университет
имени первого Президента России Б. Н. Ельцина

М. П. Трухин

**ОСНОВЫ
КОМПЬЮТЕРНОГО ПРОЕКТИРОВАНИЯ
И МОДЕЛИРОВАНИЯ
РАДИОЭЛЕКТРОННЫХ СРЕДСТВ**

Лабораторный практикум

Рекомендовано методическим советом УрФУ
для студентов, обучающихся по программам бакалавриата
по направлению подготовки «Радиотехника»

Екатеринбург
Издательство Уральского университета
2015

УДК 004.9:621.37/.38(076.5)
ББК 32.97я73-5+32.844-2я73-5
Т80

Рецензенты:

кафедра общепрофессиональных дисциплин технических специальностей, Уральский технический институт связи и информатики ФГБОУ «Сибирский государственный университет телекоммуникаций и информатики» (завкафедрой проф., д-р техн. наук Б. А. Панченко); проф., д-р физ.-мат. наук А. Д. Ивлиев (Российский государственный профессионально-педагогический университет)

Научный редактор — проф., д-р техн. наук В. Э. Иванов

Трухин, М. П.

Т80 Основы компьютерного проектирования и моделирования радио-электронных средств : лабораторный практикум / М. П. Трухин. — Екатеринбург : Изд-во Урал. ун-та, 2015. — 136 с.

ISBN 978-5-7996-1556-7

Лабораторный практикум содержит основные теоретические сведения по тематике 8 лабораторных работ и общие требования по их выполнению. Темы работ связаны с разработкой и использованием моделей типовых радиотехнических средств. Программными инструментами являются пакет схемотехнического моделирования Micro-Cap, система сквозного проектирования OrCAD и универсальная система моделирования MATLAB и ее пакет Simulink. Практикум содержит также указания к подготовке и выполнению лабораторных работ, требования к составлению отчетов и контрольные вопросы.

Практикум предназначен для бакалавров и специалистов направления «Радиотехника», а также для студентов и аспирантов, изучающих вопросы автоматизированного моделирования и разработки электронных средств.

Библиогр.: 11 назв. Рис. 68. Табл. 3. Прил. 2.

Подготовлено кафедрой теоретических основ радиотехники

УДК 004.9:621.37/.38(076.5)
ББК 32.97я73-5+32.844-2я73-5

ISBN 978-5-7996-1556-7

© Уральский федеральный
университет, 2015

Оглавление

Введение	5
Лабораторная работа № 1.	
Формирование математических моделей электронных схем	8
1.1. Основные процедуры формирования ММС	8
1.2. Домашнее задание	9
1.3. Лабораторное задание	11
1.4. Содержание отчета	13
Контрольные вопросы	14
Лабораторная работа № 2.	
Анализ электронных схем в статическом режиме	15
2.1. Домашнее задание	16
2.2. Лабораторное задание	18
2.3. Содержание отчета	20
Контрольные вопросы	21
Лабораторная работа № 3.	
Анализ электронных схем в динамическом режиме	22
3.1. Домашнее задание	23
3.2. Лабораторное задание	26
3.3. Содержание отчета	30
Контрольные вопросы	30
Лабораторная работа № 4.	
Анализ линейных электронных схем в частотной области	32
4.1. Основные процедуры анализа	32
4.2. Домашнее задание	33
4.3. Лабораторное задание	37
4.4. Содержание отчета	39
Контрольные вопросы	39
Лабораторная работа № 5.	
Анализ чувствительности электронных схем	41
5.1. Основные процедуры анализа	41
5.2. Домашнее задание	45
5.3. Лабораторное задание	47
5.4. Содержание отчета	49
Контрольные вопросы	50
Лабораторная работа № 6.	
Статистический анализ электронных схем	52
6.1. Основные процедуры анализа	52
6.2. Домашнее задание	56
6.3. Лабораторное задание	58
6.4. Содержание отчета	59
Контрольные вопросы	59

Лабораторная работа № 7.	
Создание нового библиотечного элемента	62
7.1. Создание условного графического изображения.....	62
7.2. Домашнее задание	69
7.3. Лабораторное задание	69
7.4. Содержание отчета	69
Контрольные вопросы.....	70
Лабораторная работа № 8.	
Разработка принципиальной схемы РЭС	72
8.1. Создание принципиальной схемы проекта.....	72
8.1.1. Структура принципиальной схемы проекта	73
8.1.2. Размещение символов компонентов и электрических цепей.....	74
8.1.3. Иерархические блоки.....	84
8.1.4. Использование макросов.....	85
8.1.5. Проверка правильности ввода схемы	87
8.1.6. Создание списка соединений	89
8.2. Домашнее задание	90
8.3. Лабораторное задание	91
8.4. Содержание отчета	91
Контрольные вопросы.....	92
Лабораторная работа № 9.	
Создание корпуса нового элемента	94
9.1. Создание корпуса элемента	94
9.2. Домашнее задание	103
9.3. Лабораторное задание	104
9.4. Содержание отчета	104
Контрольные вопросы.....	105
Лабораторная работа № 10.	
Разработка конструкции печатной платы	106
10.1. Создание конструкции проекта	106
10.1.1. Настройка конфигурации проекта	107
10.1.2. Выбор заготовки печатной платы	109
10.1.3. Загрузка списка цепей и упаковка проекта	110
10.1.4. Размещение компонентов на печатной плате.....	113
10.1.5. Автоматическая трассировка проводников.....	115
10.1.6. Изготовление конструкторской документации	117
10.2. Домашнее задание	118
10.3. Лабораторное задание	118
10.4. Содержание отчета	119
Контрольные вопросы.....	119
Библиографический список.....	121
Приложение 1. Словарь основных терминов	122
Приложение 2. Стандартные расширения имен файлов	131

Введение

Целью лабораторного практикума является закрепление знаний студентов в области методов формирования и решения математических моделей электронных схем, основных приемов конструкторского проектирования, привитие практических навыков применения этих знаний к разработке и анализу конкретных схем.

Автоматизация проектирования радиоэлектронных схем для системотехников означает прежде всего определение с помощью ЭВМ наиболее важных — системных — характеристик схемы и ознакомление с численными методами их нахождения. При анализе статического режима такой системной характеристикой является вектор аргументов нелинейностей \mathbf{N} , знание которого позволяет вычислить другие электрические параметры схемы. Сам вектор нелинейностей $\mathbf{S} = \mathbf{f}(\mathbf{N})$ вычисляется итерационным способом при решении системы нелинейных уравнений. Динамика состояния электронной схемы характеризуется в основном изменением запасов электрической энергии конденсаторов и магнитной энергии катушек индуктивности, отображаемых вектором состояния \mathbf{V} . Математическая модель электронной схемы в этом случае есть система дифференциальных уравнений $d\mathbf{V}/dt = \mathbf{F}(\mathbf{V}, \mathbf{S}, t)$, которая решается неявными методами численного интегрирования.

Поэтому в цикле лабораторных работ по курсу «Основы компьютерного проектирования и моделирования РЭС» используется метод переменных состояния, позволяющий с системных позиций подходить к анализу конкретных схем. Дополнительное ознакомление с широко известным пакетом Micro-Cap дает студенту возможность сравнить результаты анализа, сопоставить достоинства и недостатки метода переменных состояния и модифицированного метода узловых напряжений, реализованного в Micro-Cap при формировании математической модели схемы.

Основная задача первой части лабораторного цикла состоит в приобретении студентами навыков работы с вычислительными методами

в схемотехническом моделировании. Каждая работа посвящена исследованию применения того или другого численного метода в анализе электронных схем. В лабораторной работе № 1 показано использование элементарных матричных операций для диагонализации прямоугольных топологических матриц и эквивалентное выделение дерева графа схемы. Лабораторная работа № 2 посвящена ознакомлению с итерационными методами решения нелинейных алгебраических уравнений (метод простой итерации и метод Ньютона-Рафсона). В лабораторной работе № 3 подробно исследуются методы численного интегрирования систем нелинейных алгебро-дифференциальных уравнений (явные и неявные методы Эйлера, Рунге-Кутты, линейные многошаговые методы). В лабораторной работе № 4 изучаются рекуррентный метод Фаддеева-Леверье (вычисление коэффициентов полиномов) и численные методы поиска всех корней полиномов.

Две работы затрагивают вопросы многовариантного анализа электронных схем. В лабораторной работе № 5 студенты знакомятся с алгоритмами определения коэффициентов и функций чувствительности по заданным аналитическим выражениям, а в лабораторной работе № 6 — с применением метода статистического моделирования (Монте-Карло) для определения вероятностных характеристик выходных параметров.

Во второй части практикума (лабораторные работы с седьмой по десятую) студенты осваивают методику разработки конструкции печатной платы с помощью системы OrCAD. Тем самым решается **вторая задача** лабораторного цикла — сравнительное ознакомление студентов с набором программных инструментов — пакетов и систем анализа и проектирования электронных схем. Довольно большое число таких инструментов — Micro-Cap, MultiSim, DesignLab, OrCAD и др. — создает впечатление разнообразия используемых в них методов формирования и решения математических моделей. Студенты должны убедиться в том, что эти популярные программы моделирования электронных схем имеют почти одинаковую вычислительную основу, различаясь лишь интерфейсом — предоставляемыми разработчику средствами ввода информации об электронной схеме и вывода полученных результатов. Овладение этим интерфейсом есть необходимое условие использования компьютерной системы *моделирования*. Однако грамотное проведение *анализа* невозможно без понимания того, как система формирует математическую модель и решает ее при заданных требованиях к точности и достоверности.

Наконец, **третья задача** состоит в том, чтобы показать студентам, что системы моделирования электронных схем без хороших моделей компонентов (схем замещения) малозначимы в практике компьютерного моделирования и проектирования РЭС. Поэтому ознакомление с приемами формирования достоверных моделей радиокомпонентов — одна из главных целей как всего учебного курса в целом, так и его лабораторного цикла.

При разработке учебных программ пакета АНАЛИЗ был использован метод переменных состояния [1, 2], который позволяет студентам наглядно представить взаимодействие электрических и топологических параметров электронной схемы и его отражение на математической модели схемы. Очень важную роль при этом играют адекватные модели электронных компонентов, особенно транзисторов и диодов, методы формирования которых подробно описаны в [3, 4, 5]. Весь комплекс вопросов, связанных с автоматизацией проектирования электронных схем, рассмотрен в [6]. Студентам перед выполнением лабораторного цикла рекомендуется ознакомиться с учебными пособиями [1, 6].

Процедуры конструкторского проектирования электронных средств, с которыми студент знакомится в лабораторных работах с седьмой по десятую, весьма подробно описаны в многочисленной литературе [7–11]. В указанных литературных источниках, не являющихся учебными пособиями, представлены по-существу переводы с руководств для пользователей программных систем, в данном случае OrCAD. Детальное изучение всех функциональных возможностей системы OrCAD в отведенное учебное время невозможно, поэтому в лабораторном практикуме к упомянутым работам представлены основные приемы использования этой мощной программной системы.

Лабораторная работа № 1.

Формирование математических моделей электронных схем

Лабораторная работа № 1 по курсу «Основы компьютерного проектирования и моделирования РЭС» знакомит студентов с методами формирования математических моделей электронных схем (ММС). Работа состоит из четырех разделов: домашнего задания, коллоквиума, расчетно-экспериментальной части и оформления полученных результатов в виде отчета.

1.1. Основные процедуры формирования ММС

В качестве моделей РЭС выбраны системы уравнений электрического баланса электронной схемы в методе переменных состояния и в расширенном методе узловых потенциалов.

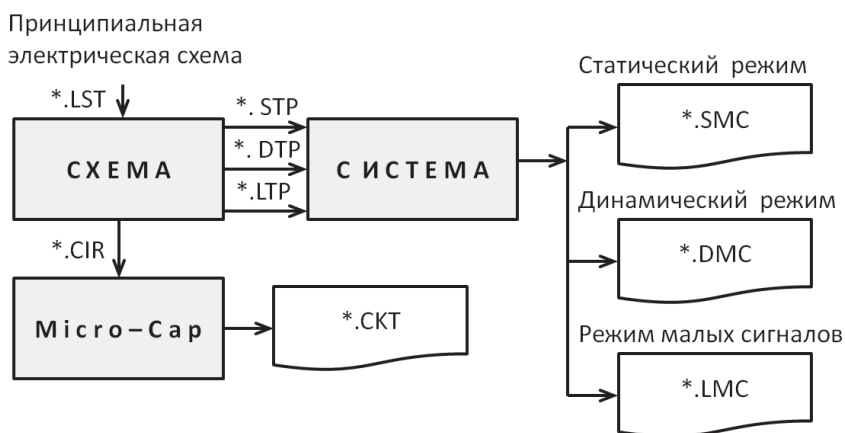


Рис. 1.1. Схема связей между программами при формировании входной информации об электронной схеме и создании математических моделей

Матричные уравнения метода переменных состояния определяются с помощью программ СХЕМА (или ГРАФ) и СИСТЕМА пакета АНАЛИЗ (рис. 1.1). Для формирования ММС расширенного метода узловых потенциалов используется программный модуль Micro-Cap, выходной информацией которого является текстовый файл со списочной моделью схемы.

1.2. Домашнее задание

1. Получить от преподавателя принципиальную электрическую схему для проведения ее анализа. В схеме должно быть не менее двух транзисторов и одного-двух диодов.

2. Составить списочную модель по заданной принципиальной схеме. Нумерацию узлов проводить сквозную от 0 до $(y - 1)$, где y — полное число узлов схемы. Базовый узел обозначить нулем. Каждому компоненту схемы соответствует одна строка списка. В строке должно быть четыре объекта для двухполюсника:

Обозначение элемента	Нач. узел	Кон. узел	Параметр (модель)
E1	0	4	12.0

и пять для трехполюсника (биполярный транзистор):

Обозначение элемента	Коллектор	База	Эмиттер	Имя модели
Q1	3	4	5	KT315

Параметры компонентов представляются в радиотехническом масштабе: вольт, миллиампер, килоом, микрофарада, генри, миллисекунда.

3. Получить две эквивалентные схемы и составить их списочные модели: одну модель для статического режима, другую модель для динамического режима.

Зависимые источники токов, моделирующие p - n -переходы диодов и транзисторов следует обозначать $J_p\langle n \rangle$, где n — порядковый номер перехода. При этом номер эмиттерного перехода должен иметь номер, на единицу меньший номера коллекторного перехода этого транзистора, например, J_{p1} и J_{p2} . Базовое сопротивление следует обозначить $R_b\langle k \rangle$, где k — порядковый номер транзистора.

4. Знать связь между типом математической модели схемы и характером работы электронной схемы: статическим, динамическим, линейным. Изучить порядок работы с программами СХЕМА и СИСТЕМА. Иметь представление о структуре каждой программы, ее входных и выходных параметрах.

ПРИМЕР 1.1. Формирование списочной модели эквивалентной схемы двухкаскадного усилителя USILDN в динамическом режиме (рис. 1.2).

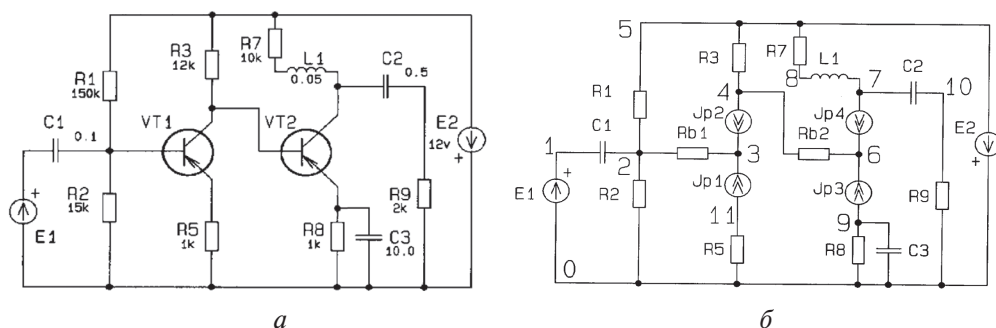


Рис. 1.2. Принципиальная электрическая схема USILDN — а
и ее эквивалентная схема в динамическом режиме — б

После замены транзисторов их упрощенными схемами замещения по Эберсу-Моллу и нумерации узлов получена эквивалентная схема (рис. 1.2, б).

***ГАБАРИТНЫЕ ЧИСЛА ЭЛЕКТРОННОЙ СХЕМЫ USILDN**

*В У ; Полное число ветвей и узлов схемы

19 12

***СПИСОЧНАЯ МОДЕЛЬ СХЕМЫ**

E1	0	1	0	; Источник переменного воздействия E1
C1	1	2	0.1	; Конденсатор C1, ёмкость 0.1 мкФ
R1	2	5	150	; Резистор R1, сопротивление 150 кОм
R2	0	2	15	; Резистор R2, сопротивление 15 кОм
Rb1	2	3	0.3	; Сопротивление в цепи базы транзистора VT1, 300 Ом
Jp1	11	3	0	; Эмиттерный переход транзистора VT1
Jp2	4	3	0	; Коллекторный переход транзистора VT1
R3	5	4	12.5	; Резистор R3, сопротивление 12.5 кОм
R5	0	11	1.05	; Резистор R5, сопротивление 1.05 кОм
Rb2	4	6	0.3	; Сопротивление в цепи базы транзистора VT2, 300 Ом
R7	5	8	10.5	; Резистор R7, сопротивление 10.5 кОм
L1	8	7	0.05	; Катушка L1, индуктивность 0.05 Гн

Jp3	9	6	0	; Эмиттерный переход транзистора VT2
Jp4	7	6	0	; Коллекторный переход транзистора VT2
R8	0	9	1.03	; Резистор R8, сопротивление 1.03 кОм
C2	7	10	0.5	; Конденсатор C2, ёмкость 0.5 мкФ
R9	0	10	2	; Резистор R9, сопротивление 2 кОм
E2	5	0	12	; Источник питания схемы E2, 12 В
C3	0	9	10	; Конденсатор C3, ёмкость 10 мкФ

5. Ознакомиться с методикой использования программы Micro-Cap. Изучить правила записи входного файла для программы Micro-Cap, выбрать параметры моделей полупроводниковых приборов, имеющих в схеме. Составить текст входного файла для программы Micro-Cap.

6. Ответить на контрольные вопросы.

1.3. Лабораторное задание

1. Запускается программа СХЕМА и вводится построчно списочная модель по принципиальной схеме. Ввод первого символа строки, который задает тип элемента, рекомендуется выполнять на верхнем регистре. Название файла с расширением LST, хранящего список компонентов электронной схемы, должно состоять из шести — восьми латинских символов, которые определяют собственно имя схемы.

2. Выбирается режим формирования модели по постоянному току. С экрана дисплея ПЭВМ записывается (или копируется) структурная матрица схемы A . Наблюдается преобразование структурной матрицы схемы в матрицу $A \rightarrow [1, Px]$. Контролируется формирование габаритных чисел и параметрических векторов и матриц модели электронной схемы. При отсутствии ошибок результат записывается в файл с расширением STR. Имя этого файла соответствует имени файла, хранящего списочную модель схемы.

ПРИМЕР 1.2. Иллюстрация использования всех команд Micro-Cap при анализе дифференциального усилителя (см. рис. 1.3).

```
* Д И Ф Ф Е Р Е Н Ц И А Л Ь Н Ы Й У С И Л И Т Е Л Ь
*ЭТА СХЕМА ИСПОЛЬЗУЕТСЯ ДЛЯ ПОКАЗА ПРИМЕРОВ ЗАПИСИ
* МАКСИМАЛЬНОГО КОЛИЧЕСТВА КОМАНД, КОТОРЫЕ МОЖНО ПРИМЕНИТЬ К
*ЭТОЙ НЕБОЛЬШОЙ ЦЕПИ. ТОЛЬКО НЕБОЛЬШОЕ ЧИСЛО ОБЪЕКТОВ ВЫВОДА
```

* (ОСОБЕННО ДЛЯ АНАЛИЗА ДИНАМИЧЕСКОГО РЕЖИМА) РЕАЛЬНО МОЖЕТ

* БЫТЬ ИСПОЛЬЗОВАНО ПРИ АНАЛИЗЕ ТАКОЙ НЕБОЛЬШОЙ СХЕМЫ

***** ОПИСАНИЕ СХЕМЫ *****

```
VIN 100 0 AC 1 SIN(0 0.1 5MEG)
VCC 101 0 DC 12
VEE 102 0 DC -12
Q1 4 2 6 QNL
Q2 5 3 6 QNL
RS1 100 2 1k
RS2 3 0 1k
RC1 4 101 TR 10k
RC2 5 101 TR 10k
Q3 6 7 102 QNL
Q4 7 7 102 QNL
RBIAS 7 101 20k
CLOAD 4 5 5pF
.MODEL TR RES(R=1 TC1=.02 TC2=.0045)
.MODEL QNL NPN (BF=80 RB=100
+CCS=2PF TF=0.3NS TR=6NS CJE=3PF
+CJC=2PF VA=50)
```

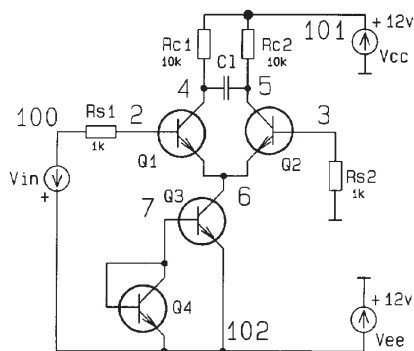


Рис. 1.3. Принципиальная электрическая схема дифференциального усилителя

***** ЗАДАНИЯ НА АНАЛИЗ *****

```
.OPT ACCT LIST NODE OPTS NOPAGE RELTOL =.001
```

*Управление глобальными параметрами программы

```
.WIDTH OUT=80
```

```
.TEMP 35
```

;Температура 35 С°

```
.TF V(5) VIN
```

;Передаточная функция V(5)/VIN

```
.DC VIN -0.25 0.25 0.005
```

;Цикл анализа по постоянному току

```
.AC DEC 10 1 10GHz
```

;Расчёт частотных характеристик

```
.TRAN/OP 5ns 500ns
```

;Анализ динамического режима

```
.SENS V(5)
```

;Анализ чувствительности

```
.NOISE V(5) VIN 20
```

;Расчёт шумовых характеристик

```
.FOUR 5MEG V(5)
```

;Расчёт гармоник частоты 5 МГц в V(5)

```
.PRINT DC V(4) V(5)
```

;Печать результатов расчёта в статике

```
.PLOT DC IC(Q2)
```

;Вывод на плоттер результатов в статике

```
.PRINT AC VM(5) VP(5)
```

;Печать частотных характеристик

```
.PLOT AC VCM(Q2) VCP(Q2)
```

;Вывод на плоттер АЧХ и фЧХ

```
.PRINT NOISE ONOISE INOISE
```

;Вывод в OUT-файл шумовых расчётов

```
.PRINT TRAN V(4) V(5)
```

;Вывод в OUT-файл расчётов в динамике

```
.PLOT TRAN V(4) V(5) I(CLOAD)
```

;Вывод на плоттер в динамике

```
.END
```

;Обязательный признак конца записи

3. Выполняется пункт 2 лабораторного задания для моделирования электронной схемы в динамическом режиме. Расширение файла с результатами работы программы СХЕМА в этом случае есть DTP.

4. Запускается программа СИСТЕМА. Входная информация для программы СИСТЕМА содержится в файлах с расширением STP и DTP, полученных выше в пунктах 1, 2 и 3 с помощью программы СХЕМА. Вводится имя соответствующего файла (для статического или динамического режима) и контролируется правильность ввода информации и формирование матриц ММС. В статическом режиме формирование вектора наблюдения $Y(t)$ отсутствует, поэтому при правильном формировании модели схемы матрицы полной и свернутой модели ММС сразу записываются в файл с расширением SMC. Для модели в динамическом режиме необходимо ввести данные о формировании вектора наблюдения, в качестве которого рекомендуется выбрать два электрических параметра, например, входное U_{E1} и выходное U_{Rn} напряжения: $Y(1) = 1 * U_{E1}$, $Y(2) = 1 * U_{Rn}$.

Оба вида модели (полная и свернутая) также записываются в файл с расширением DMC.

5. В графическом редакторе Micro-Cap формируется образ заданной принципиальной схемы. Файл с образом принципиальной схемы сохраняется в бинарном файле с расширением CIR. Далее по графическому образу схемы с помощью команды File/Translate формируется списочная модель схемы, которая автоматически записывается в текстовый файл с расширением SKT.

6. Проводится сравнение и корректировка списочных моделей заданной принципиальной схемы, полученных в пакете АНАЛИЗ (LST-файл) и Micro-Cap (SKT-файл).

7. Все файлы записываются на жесткий диск в индивидуальный каталог USER/<Person>/Lab1 и отдельно сохраняются в архиве личного запоминающего устройства.

1.4. Содержание отчета

1. Цель работы.
2. Принципиальная электрическая схема анализируемой цепи.
3. Эквивалентные схемы цепи по постоянному току и в динамическом режиме. Элементы вектора наблюдения $Y(t)$.
4. Списочные модели для каждой из эквивалентных схем и соответствующие структурные матрицы.
5. Топологические матрицы P_x , параметрические векторы и матрицы для каждой из схем.

6. Матрицы свернутой ММС метода переменных состояния для динамического режима.
7. Входной файл программы Micro-Cap анализируемой схемы.
8. Выводы и рекомендации по работе.

Контрольные вопросы

1. Назовите элементарные матричные преобразования. Каким образом они используются при переходе от матрицы A к ее представлению в виде $[1, Px]$?
2. Что такое система главных контуров и система главных сечений?
3. Поясните алгоритм работы программы СХЕМА.
4. При каком условии программа СХЕМА не сможет выделить топологическую матрицу Px ?
5. Поясните алгоритм формирования матриц уравнения состояния.
6. Поясните алгоритм формирования матриц уравнения наблюдения.
7. Поясните алгоритм формирования матриц уравнения аргументов нелинейностей.
8. Поясните алгоритм формирования матриц уравнения резистивных переменных.
9. Назовите основные непараметрические опции программы Micro-Cap.
10. Назовите основные параметрические опции программы Micro-Cap.
11. Поясните смысл символов, стоящих в начале строки файла описания схемы в программе Micro-Cap.
12. Перечислите соответствия символов латинского алфавита и типов радиокомпонентов в программе Micro-Cap.
13. Каким образом в CIR-файле описываются модели активных компонентов?
14. Влияет ли обозначение узлов схемы на формирование ее модели?

Лабораторная работа № 2. Анализ электронных схем в статическом режиме

Лабораторная работа № 2 знакомит студентов с методикой машинного расчета электронных схем по постоянному току. В качестве таких моделей выбраны системы уравнений электрического баланса электронной схемы в методе переменных состояния и расширенном методе узловых потенциалов. Матричные уравнения метода переменных состояния определяются с помощью программ СХЕМА и СИСТЕМА. Для формирования ММС расширенного метода узловых потенциалов используется программа Micro-Cap, входной информацией для которого служит бинарный CIR-файл графического образа схемы (рис. 2.1).

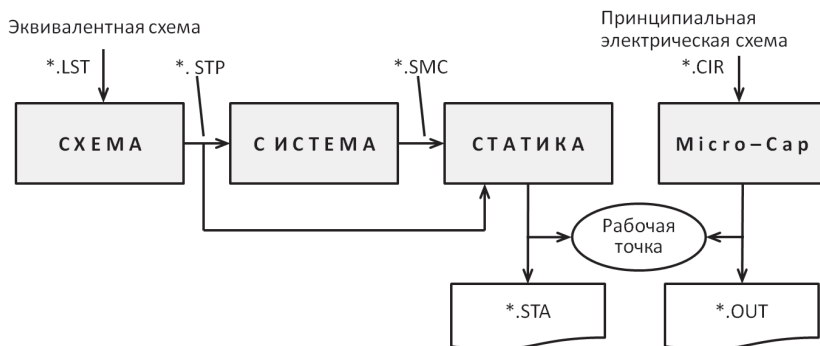


Рис. 2.1. Схема связей между программами при статическом анализе

Работа состоит из четырех разделов: домашнего задания, коллоквиума, расчетно-экспериментальной части и отчета о полученных результатах.

2.1. Домашнее задание

1. Изучить методы решения систем нелинейных алгебраических уравнений (СНЛАУ). Ознакомиться со структурой алгоритмов простой итерации и Ньютона-Рафсона. Подготовить с помощью программы СХЕМА входную информацию об электронной схеме (в статическом режиме) для программы СТАТИКА (результат лабораторной работы № 1). Определить начальное приближение для вектора аргументов нелинейностей N_0 и абсолютную погрешность Eps решения СНЛАУ. При подготовке входной информации учесть следующее:

- а) в электронной схеме из активных элементов должны быть только полупроводниковые диоды и биполярные транзисторы;
- б) p - n -переходы диодов обозначаются по порядку от $Jp1$ до $Jp<k>$, где k — общее количество диодов;
- в) p - n -переходы транзисторов обозначаются парами:
 $Jp<k+2n-1>$ — эмиттерный переход n -го транзистора,
 $Jp<k+2n>$ — коллекторный переход n -го транзистора.

ПРИМЕР 2.1. В схеме один диод ($k = 1$) и два транзистора ($n = 1$ и 2). Обозначения p - n -переходов:

$Jp1$ — диод,

$Jp2$ — эмиттер первого транзистора,

$Jp3$ — коллектор первого транзистора,

$Jp4$ — эмиттер второго транзистора,

$Jp5$ — коллектор второго транзистора.

ПРИМЕР 2.2. Входная информация для программы СТАТИКА (схема на рис. 1.2, а).

В схеме имеются два транзистора и нет полупроводниковых диодов. Эти два числа дополняют список габаритных чисел (параметры **ND** и **NT**). Кроме того, в схеме могут быть перемножители и зависящие источники (параметры **NX** и **NS**). В эквивалентной схеме также имеются два источника напряжения и 8 сопротивлений. Параметры элементов нужно вводить в масштабе: вольт, килоом, миллиампер.

* ИНФОРМАЦИЯ О СХЕМЕ USILDN В СТАТИЧЕСКОМ РЕЖИМЕ

* ГАБАРИТНЫЕ ЧИСЛА СХЕМЫ USILDN

* BU BE BR BG BI BJ ND NT NX NS

0 1 7 1 0 4 0 2 0 0

```

*   ТОПОЛОГИЧЕСКАЯ МАТРИЦА СХЕМЫ   Пж
      R1   JP1   JP2   JP3   JP4
E2    1     0     0     0    -1
Rb1   0     1     0     1     1
Rb2   0     0     0     1     1
R8    0     0     0    -1     0
R5    0    -1     0     0     0
R7    0     0     0     0    -1
R3    0     0     1    -1    -1
R2   -1     1     0     1     1
*   ВЕКТОР СОПРОТИВЛЕНИЙ РЕБЕР   R =
      0.3000000   0.3000000   1.0300000   1.0500000   10.5000000   +12.5000000
15.0000000
*   ВЕКТОР ПРОВОДИМОСТЕЙ   ХОРД   G =
      0.0066667
*   ВЕКТОР НЕЗАВИСИМЫХ ИСТОЧНИКОВ   W =
      12.0000000
*   ВЕКТОР НАЧАЛЬНОГО ПРИБЛИЖЕНИЯ N0:
      0.0000   0.0000   0.0000   0.0000
*   АБСОЛЮТНАЯ ОШИБКА РЕШЕНИЯ УРАВНЕНИЯ СТАТИЧЕСКОГО РЕЖИМА EPS:
      0.00001

```

Габаритные числа означают: первые три — зависимые и независимые источники напряжения и сопротивления ребер, следующие три — проводимости хорд и независимые и зависимые источники тока, последние два — количество полупроводниковых диодов и биполярных транзисторов в схеме. При отсутствии элементов соответствующего типа габаритное число равно нулю, а строка параметров обязательно должна быть пустой.

2. Ознакомиться с методикой использования программы Micro-Cap при анализе электронной схемы в статическом режиме. Выполнить демонстрационные примеры IVBJT, CIR и GUMMEL, CIR. Подготовить входной файл с расширением CIR для анализа электронной схемы по постоянному току.

ПРИМЕР 2.3. Форма входного файла программы Micro-Cap.

Пример входного текстового СКТ-файла для анализа схемы по постоянному току (см. рис. 1.2, а).

```

* Converted From Micro Cap Source file to PSPICE
C1 1 2 0.1 ; Списочная модель схемы
C2 6 8 0.5

```

```

C3 7 0 10uF
L1 9 6 0.05
Q1 4 2 5 ВТрnp           ; Модель ВТрnp биполярного транзистора Q1
Q2 9 4 7 ВТрnp           ; Модель ВТрnp биполярного транзистора Q2
R1 3 2 150k
R2 2 0 15k
R3 3 4 1.2k
R5 5 0 1k
R7 3 6 10k
R8 7 0 1k
R9 8 0 2k
V1 1 0 DC 0 AC 1 0 Pulse 0 5 100n 10n 10n 400n 1u ; Модель воздействия
V2 0 12                   ; Модель источника питания схемы
* Модель ВТрnp биполярного транзистора
.MODEL ВТрnp PNP (BF=86.390212 BR=9.300765M CJC=64.031204P CJE=129.903755P
+ IKF=52.80858M IKR=10.000037M IS=9.98962F ISC=14.929204F ISE=957.542133F
+ ITF=163.666615P MJC=548.292898M MJE=619.258561M NE=1.801985 NF=1.100432
+RC=2 RE=1.354821 TF=26.591143P TR=10N VAF=100 VJC=700.234834M
+VJE=700.315971M VTF=9.99551 XTF=1.439955)
* Параметры режима расчёта математической модели схемы
.OPTIONS ACST LIST OPTS ABSTOL=1pA CHGTOL=.01pC
+ GMIN=1p ITL1=100 ITL2=50 ITL4=10 PIVREL=1m PIVTOL=.1p RELTOL=1m
+ TNOM=27 TRTOL=7 VNTOL=1u WIDTH=80
* Команды расчёта схемы
.OP                      ; Расчёт параметров транзисторов в рабочей точке
.DC V2 0 12 .5          ; Цикл по изменению параметра источника V2
.PLOT DC VBE(VT1) VBE(VT2) -0.9,0.6
*
.PROBE
.END

```

3. Ответить на контрольные вопросы.

2.2. Лабораторное задание

1. Запустить программу СТАТИКА и ввести подготовленный согласно п. 1 домашнего задания файл с топологической информацией об анализируемой схеме (файл с расширением STP). Проверить правильность ввода файла. При наличии ошибок ввода исправить их с помощью встроенного редактора.

2. Для выполнения расчетов статического режима схемы задать параметры инжекционных моделей транзисторов (в скобках даны по умолчанию):

Br — коэффициент прямого усиления по схеме с ОЭ (100);
 Bf — коэффициент обратного усиления по схеме с ОЭ (1);
 mft — температурный потенциал обоих переходов (0.035);
 Ieo — обратный тепловой ток перехода Э-Б (1E-9);
 Iko — обратный тепловой ток перехода К-Б и диодов: (1E-9);
 mft — температурный потенциал p - n -перехода диода (0.035);
 Io — обратный тепловой ток p - n -перехода диода (1e-6).
 При выборе этих параметров учесть ограничения:
 $Br > 0$; $Bf > 0$; $0,01 < mft < 0,1$; $1e-12 < Io$, Ieo , $Iko < 1e-3$.

Провести расчет статического режима сначала для германиевых транзисторов и диодов, затем для кремниевых, записывая результаты расчетов в выходной файл с расширением STA. Для этого выбрать метод Ньютона-Рафсона для решения ММС при числе вариаций по напряжению питания не менее 8...10. При успешном анализе записать результаты в файл с расширением STA, далее выбрать пункт определения дифференциальных параметров активных элементов в рабочей точке и также записать эти параметры в выходной файл.

3. Для варианта кремниевых транзисторов провести исследование количества итераций методом Ньютона-Рафсона в зависимости от числа вариаций по напряжению питания, изменяя его от максимального значения ($Nwar = 12...15$) до минимального, при котором происходит прерывание сходимости вычислительного процесса. Записать с экрана значения векторов No и S в зависимости от напряжения питания (при максимальном числе $Nwar$).

При каждом прерывании программы СТАТИКА (т. е. выходе в операционную среду) просматривать выходной файл с расширением STA и изменять его имя, дополняя его, например, цифрой порядкового номера: USILST.STA → USILST1.STA. Если этого не делать, то информация о результатах предыдущего расчета статического режима теряется.

4. Найти область сходимости для метода итераций с постоянной матрицей Якоби, задав $Nwar = 12...15$ и определив номер вариации и значение напряжения питания, при котором произошло прерывание расчета. Прodelать это же исследование области и скорости сходимости для метода Бroyдена при значениях коэффициента $Beta = 0.6, 0.8, 1.0, 1.2, 1.4$.

5. Запустить программу Micro-Cap и ввести входной СКТ-файл с информацией о заданной электронной схеме. Убедиться в его до-

стоверности. Определить значения всех токов и падений напряжений в схеме в номинальном режиме (в рабочей точке).

6. Получить зависимости токов $I_c(V_e)$ и $I_e(V_e)$ и напряжений между выводами транзисторов $V_{cb}(V_e)$ и $V_{eb}(V_e)$ и диодов ($I_d(V_e)$ и $V_d(V_e)$) от изменения напряжения питания V_e . Построить соответствующие графики и показать их преподавателю.

7. Сравнить результаты моделирования электронной схемы в пакете АНАЛИЗ и программе Micro-Cap. При необходимости провести коррекцию входного STR-файла и повторить пункт 3 при измененных значениях параметров моделей Эберса-Молла транзисторов и диодов.

8. Все результаты выполненной лабораторной работы записываются на жесткий диск ПЭВМ в индивидуальный каталог USER/<Person>/Lab2 и отдельно сохраняются в архиве личного запоминающего устройства.

2.3. Содержание отчета

1. Цель работы.
2. Анализируемая электронная схема и ее эквивалентная схема по постоянному току.
3. Модели активных компонентов и их параметры.
4. Блок-схема программы СТАТИКА.
5. Уравнение статического режима и матрицы D_n , E_n , D_p , E_p .
6. Графики зависимостей $N_o(V_e)$, $S(V_e)$, где V_e — источник питания всех p - n -переходов.
7. График зависимости количества итераций от числа вариаций по напряжению питания.
8. Проверка закона токов Кирхгофа для базового узла эквивалентной схемы и закона напряжений Кирхгофа для контура, содержащего источник питания.
9. Дифференциальные параметры транзисторов в рабочей точке.
10. Сравнение результатов анализа схемы, полученных программами СТАТИКА и Micro-Cap (отобразить результаты расчетов на принципиальной электрической схеме, указывая токи и падения напряжений на каждом компоненте).
11. Выводы по работе.

Контрольные вопросы

1. Определите параметры метода простой итерации: скорость сходимости, область сходимости.
2. По методу Зейделя поясните переход от значения элемента вектора N с номером i к значению элемента с номером $i + 1$ на третьей итерации.
3. Назовите экономичные способы вычисления вектора приращений Δu_N в методе Ньютона-Рафсона.
4. Поясните модификации метода Ньютона-Рафсона.
5. Приведите блок программы СТАТИКА с наибольшими затратами.
6. Почему матрица Якоби уравнения статического режима всегда обратима?
7. Как избавиться от нарушений законов Кирхгофа при формировании топологической матрицы схемы в статическом режиме?
8. Приведите формы задания режима анализа схемы по постоянному току в модуле Micro-Cap: входная и выходная информация, варианты анализа (рис. 2.2).

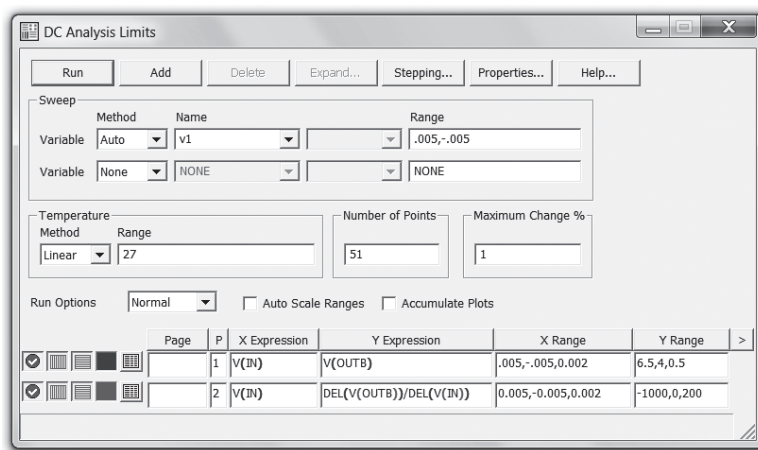


Рис. 2.2. Окно задания параметров команды DC

9. Как определить по результатам расчетов коэффициент усиления транзистора по постоянному току?
10. Пояснить поведение зависимости коллекторного тока транзистора от напряжения питания (в режиме, близком к нормальному).

Лабораторная работа № 3. Анализ электронных схем в динамическом режиме

Лабораторная работа № 3 знакомит студентов с методикой машинного расчета электронных схем в переходных режимах. В качестве таких моделей выбраны системы уравнений электрического баланса электронной схемы в методе переменных состояния и расширенном методе узловых потенциалов. Девять матриц трех уравнений (свернутая форма математической модели схемы) метода переменных состояния определяются с помощью программ СХЕМА и СИСТЕМА и запоминаются в файле с расширением DMC. Для формирования ММС расширенного метода узловых потенциалов используется программа Micro-Cap, входной информацией для которого служит бинарный CIR-файл с графическим образом схемы или текстовый SKT-файл со списочной моделью схемы. Результаты анализа методом переменных состояния запоминаются в файле с расширением DIN. Графическая информация программы Micro-Cap через буферную память запоминается в DOC-файле черновика отчета (рис. 3.1).

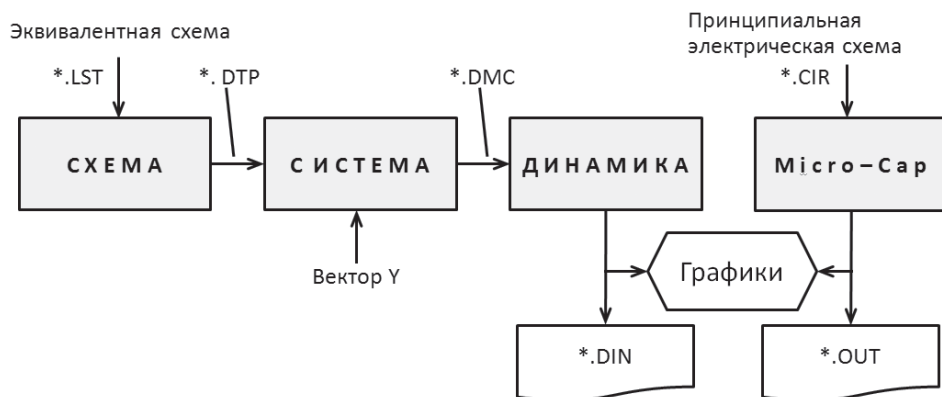


Рис. 3.1. Схема связей между программами при анализе динамического режима

Работа состоит из четырех разделов: домашнего задания, коллоквиума, расчетно-экспериментальной части и оформления полученных результатов в виде отчета.

3.1. Домашнее задание

1. Студент должен изучить основные приемы использования методов численного решения математической модели схемы в динамическом режиме. Это в первую очередь методы интегрирования систем однородных дифференциальных уравнений первого порядка: явный и неявный методы Эйлера, метод трапеций, явный метод Рунге-Кутты четвертого порядка, линейные многошаговые методы.

Для каждого метода необходимо знать ограничения на величину шага интегрирования и зависимость локальной и глобальной ошибок от его величины. По матрице состояния H_{vv} свернутой модели электронной схемы вычислить по формуле $Tau[i] = -\frac{1}{H_{vv}[i,i]}, i = 1 \dots BV$, все

постоянные времени и выбрать среди них минимальную и максимальную постоянные времени. Нулевые и бесконечно большие значения $Tau[i]$ в расчет не принимать.

2. Подготовить с помощью программы СХЕМА входную информацию об электронной схеме (в динамическом режиме) для программы ДИНАМИКА. При попадании емкости в хорды графа последовательно с этой емкостью включить малое по величине (~ 1 Ом) сопротивление, при попадании индуктивности в ребра графа параллельно ей включить в схему большое по величине (до 1 МОм) сопротивление.

3. Вектор наблюдения $\mathbf{Y} = [y_1, y_2, \dots, y_n]^T$ должен содержать до пяти элементов, первым из которых (y_1) должно быть входное воздействие (обычно напряжение независимого источника $V_{in}(t)$). Последний элемент y_n вектора \mathbf{Y} должен иметь смысл выходного отклика, например, напряжение на сопротивлении нагрузки V_{Rn} . Вторым элементом (y_2) следует задать базовый ток одного из транзисторов (лучше последнего по схеме), третьим элементом (y_3) — коллекторный ток этого транзистора. Остальные элементы вектора \mathbf{Y} можно определять произвольно.

4. Задать начальные условия на реактивностях схемы (вектор \mathbf{V}_0): напряжения на емкостях и токи индуктивностей в момент времени T_0 .

Определить начальное приближение для вектора аргументов нелинейностей N_0 и абсолютную погрешность Eps решения системы нелинейных алгебраических уравнений на каждом шаге интегрирования. При подготовке информации учесть ограничения, указанные в лабораторной работе № 2.

ПРИМЕР 3.1. Входная информация для программы ДИНАМИКА (файл с расширением DMC)

В схеме имеются четыре энергоемких элемента (реактивности): три емкости и одна индуктивность. Следовательно, математическая модель представляет собой систему из четырех дифференциальных уравнений первого порядка. Кроме того, в ней два транзистора и нет полупроводниковых диодов (см. рис. 1.2, *a*). В схеме также имеются два источника напряжения и 8 сопротивлений. Параметры элементов обычно вводятся в масштабе: вольт, миллиампер, килоом, микрофарада, генри.

```
* ДИНАМИЧЕСКАЯ (СВЕРНУТАЯ) МОДЕЛЬ ЭЛЕКТРОННОЙ СХЕМЫ USILDN
* ГАБАРИТНЫЕ ЧИСЛА СХЕМЫ USILDN
* BU BE BC BR BN BS BG BL BI BJ ND NT BY
  0 2 2 7 0 0 2 1 0 4 0 2 4
* ОБОЗНАЧЕНИЯ И ПАРАМЕТРЫ ЭЛЕМЕНТОВ
E1 = 0.000E+0000
E2 = 1.200E+0001
C1 = 1.000E-0001
C2 = 5.000E-0001
Rb1 = 3.000E-0001
Rb2 = 3.000E-0001
R8 = 1.030E+0000
R5 = 1.050E+0000
R9 = 2.000E+0000
R7 = 1.050E+0001
R3 = 1.250E+0001
R2 = 1.500E+0001
R1 = 1.500E+0002
L1 = 5.000E-0002
JP1 = 0.000E+0000
JP2 = 0.000E+0000
JP3 = 0.000E+0000
JP4 = 0.000E+0000
```

* МАТРИЦЫ УРАВНЕНИЯ СОСТОЯНИЯ

* Hvv =

-0.7333340000	0	0
0	0	2.0000000000
0	-20.0000000000	-250.0000000000

* Dvw =

0.7333340000	0.0666670000
0	0
0	-20.0000000000

* Evn =

-10.0000000000	0	-10.0000000000	-10.0000000000
0	0	0	-2.0000000000
0	0	0	40.0000000000

* МАТРИЦЫ УРАВНЕНИЯ АРГУМЕНТОВ НЕЛИНЕЙНОСТЕЙ

* Hnv =

1.0000000000	0	0
0	0	0
1.0000000000	0	0
1.0000000000	1.0000000000	2.0000000000

* Dnw =

-1.0000000000	0
0	0
-1.0000000000	0
-1.0000000000	0

* Enn =

-1.3500000000	0	-0.3000000000	-0.3000000000
0	-12.5000000000	12.5000000000	12.5000000000
-0.3000000000	12.5000000000	-14.1300000000	-13.1000000000
-0.3000000000	12.5000000000	-13.1000000000	-15.1000000000

* МАТРИЦЫ УРАВНЕНИЯ НАБЛЮДЕНИЯ

* Hyv =

0	0	0
0	0	0
0	0	0
0	0	2.0000000000

* Dyw =

1.0000000000	0
0	0
0	0
0	0

* Eyn =

0	0	0	0
0	0	1.0000000000	1.0000000000
0	0	0	1.0000000000
0	0	0	-2.0000000000

```

*   ВЕКТОР НАБЛЮДЕНИЯ Y =
UE1
IJP3 + IJP4
IJP4
UR9
*   ВЕКТОР НАЧАЛЬНЫХ УСЛОВИЙ НА РЕАКТИВНОСТЯХ СХЕМЫ V0 =
0 0 0
*   ВЕКТОР НАЧАЛЬНОГО ПРИБЛИЖЕНИЯ АРГУМЕНТОВ НЕЛИНЕЙНОСТЕЙ N0 =
0 0 0 0
*   ДОПУСТИМАЯ АБСОЛЮТНАЯ НОРМА ОШИБКИ РЕШЕНИЯ ММС EPS =
0.00001

```

5. Ознакомиться с командой *Analysis/Tran* программы Micro-Cap для выполнения анализа электронных схем в динамическом режиме. Подготовить входной файл с расширением CIR для анализа электронной схемы (из предыдущей лабораторной работы № 2).

6. Ответить на контрольные вопросы.

3.2. Лабораторное задание

1. Запустить программу ДИНАМИКА и ввести подготовленный согласно п. 1 домашнего задания ДМС-файл с топологической и параметрической информацией об анализируемой схеме. Начальные условия анализа и начальное приближение задать нулевыми. Величину ошибки решения СНЛАУ выбрать равной 0,0001. Проверить правильность ввода файла. При наличии ошибок ввода исправить их с помощью встроенного редактора.

2. Для выполнения расчетов в переходном режиме задать параметры инжекционных моделей транзисторов и диодов. Далее нужно выбрать вид и параметры входного воздействия. Пользователю программы ДИНАМИКА доступны пять видов:

- 1) «ступенька» величиной U_0 в момент времени T_0 ;
- 2) прямоугольные импульсы («меандр») от $U+$ до $U-$ длительностью положительного импульса T_i и периодом T_n ;
- 3) симметричные пилообразные импульсы с амплитудой U_0 и периодом T_n ;
- 4) синусоидальная зависимость с амплитудой U_0 , начальной фазой Φ_0 и периодом T_n ;
- 5) трапециевидные импульсы величиной U_0 длительностью переднего фронта T_1 , заднего фронта T_2 и периодом T_n .

Сначала следует выбрать воздействие в виде гармонического сигнала с амплитудой до 0,1...0,2 В, затем определить и задать границы и шаг интервала интегрирования (рис. 3.2).

Конечный момент времени обычно равен $3\tau_{\max}$, шаг интегрирования не должен превышать $2\tau_{\min}$. Поскольку количество точек построения графика зависимостей $Y(t)$ ограничено 500, то шаг вывода значений выходного вектора должен удовлетворять условию $\Delta Y \geq (t_k - t_n) / 500$. Рекомендуемое число точек — 50...200.

Выберите тип входного воздействия

- 0 — постоянное напряжение величиной $E_0 = 0.1$ В
- 1 — прямоугольные импульсы $U_+ =$ В, $U_- =$ В
длительность импульса $t_n =$ мс, период $T =$ мс
- 2 — пилообразные импульсы амплитудой $U_m =$ В
и периодом $T =$ мс
- 3 — гармоническое колебание амплитудой $U_m =$ В
периодом $T =$ мс и нач. фазой $\Phi_0 =$ градусов
- 4 — трапецидальные импульсы величиной $U_0 =$ В
периодом $T =$ мс, временем нарастания $t_+ =$ мс
временем спадания $t_- =$ мс

Рис. 3.2. Вид экрана при задании входного воздействия

Задайте временной интервал динамического анализа

- Начальный момент времени $t_n = 0$ мс
- Конечный момент времени $t_k = 10$ мс
- Шаг интегрирования MMC Delta = 0.01 мс
- Шаг вывода значений выходного вектора Y DeltaY = 0.1 мс

Рис. 3.3. Вид экрана при выборе временного интервала анализа схемы

3. Используя неявный метод Эйлера, провести анализ электронной схемы. Для этого выбрать признак метода интегрирования, далее метод решения системы нелинейных алгебраических уравнений на каждом шаге интегрирования, например, метод Гаусса (рис. 3.4).

Выберите метод интегрирования MMC: N

- Явный метод Эйлера — клавиша A
- Неявный метод Эйлера — клавиша N
- Метод трапеций — клавиша T
- Рунге-Кутты 4-го порядка — клавиша R
- То же, неявный (NRK4) — клавиша K

Рис. 3.4. Вид экрана при задании метода интегрирования ОДУ

Далее задать проведение анализа электронной схемы в статическом режиме для определения рабочих точек активных элементов (буква Y), не учитывая нулевые начальные условия (буква N).

Выберите метод решения СНЛАУ: G
метод Гаусса — G,
метод обратной матрицы — O

Нужно ли провести анализ по постоянному току (Y/N) Y

Следует ли учитывать начальные условия на L и C (Y/N) N

Рис. 3.5. Вид экрана при задании условий интегрирования ММС

Результаты анализа автоматически записываются в файл с расширением DIN. Контроль процесса интегрирования проводится по данным, выводимым на экран дисплея (рис. 3.6).

19:37:31.21

Процесс идет... 37:32.140: 0.93

T = 0.00000 W [1] = 1.0000 Y [BY] = -8.6195E+0003

Рис. 3.6. Вид экрана при выполнении расчетов

При медленной сходимости итерационного процесса на экран дисплея выводится предупреждение:

Внимание! Точность решения динамического режима нарушена.

В случае невозможности вычислений из-за переполнения разрядной сетки ПЭВМ интегрирование ММС прекращается и на экране можно увидеть:

Итерационный процесс расходится. Расчет прерывается.

Уменьшение амплитуды входного воздействия и шага интегрирования, как правило, исключает расходимость расчета. Выбором названных параметров следует добиться удачного окончания расчета. На экране монитора появляется информация о времени и числе шагов интегрирования ММС, а также о вариантах продолжения или окончания расчета схемы (см. рис. 3.7).

Проведен динамический анализ схемы. Признак метода PrM = N

Время решения 0: 0.93 с

Число шагов Nstep = 21000

Повторение расчета

при новых значениях параметров моделей	— нажатие клавиши P
при другой временной зависимости W(t)	— нажатие клавиши W
при измененном временном диапазоне (Tn, Tk)	— нажатие клавиши T
при другом методе интегрирования ММС	— нажатие клавиши M
Выход из программы ДИНАМИКА	— нажатие клавиши Q

Ваш выбор

M

Рис. 3.7. Вид экрана при выборе вариантов расчета ММС

4. После интегрирования ММС неявным методом Эйлера необходимо провести расчет динамических характеристик, используя метод трапеций и явный метод Эйлера (см. рис. 3.4) при одинаковых условиях интегрирования ММС.

5. Задать входное воздействие в виде прямоугольных импульсов такой же величины, как в п. 2 (см. рис. 3.2). Длительность импульса $t_{\text{и}}$ выбрать величиной $(3 \dots 5) \tau_{\text{min}}$, период T равным $2t_{\text{и}}$ (скважность 2). Провести анализ динамического режима электронной схемы при этом воздействии неявным и явным методами Эйлера, методом трапеций и явными методами Рунге-Кутты. Составить таблицу времени анализа схемы в зависимости от применяемого метода. При этом интервал анализа, количество шагов интегрирования и другие параметры оставлять неизменными. В случае постоянных прерываний вычислительного процесса задать другое входное воздействие, лучше гармоническое, или уменьшить величину шага интегрирования. Просмотр результатов динамического анализа можно провести с помощью программного модуля ГРАФИК (GRAFIK. EXE).

6. Запустить программу Micro-Cap и выполнить анализ (командой **Analysis/Transient**) заданной схемы в динамическом режиме для тех же воздействий, которые были использованы в пп. 2 и 3. Построить графики входного воздействия и расчетных зависимостей и сохранить их в черновике отчета. При проведении анализа необходимо обратить внимание на уровень соответствия результатов анализа динамического режима, выполненных в программах ДИНАМИКА и Micro-Cap.

3.3. Содержание отчета

1. Цель работы.
2. Анализируемая электронная схема и ее эквивалентная схема в динамическом режиме. Векторы воздействия и наблюдения.
3. Модели активных компонентов и их параметры.
4. Блок-схема программы ДИНАМИКА.
5. Матрицы H_{vv} , D_{vw} , E_{vn} , H_{nv} , D_{nw} , E_{nn} .
6. Определение постоянных времени схемы, величины шага интегрирования и границ интервала интегрирования.
7. Параметры линейных моделей активных элементов в рабочей точке.
8. Таблица временных затрат проведения динамического анализа с помощью программ ДИНАМИКА и Micro-Cap.
9. Графики временных зависимостей выходного вектора $Y(t)$, полученных в программах ДИНАМИКА и модуле Micro-Cap.
10. Результаты сравнения зависимостей (построение на одном графике для одинаковых условий анализа). Объяснение причин несоответствия временных зависимостей и предложения по их устранению.
10. Конкретные выводы по всем 10 пунктам отчета.

Контрольные вопросы

1. В чем состоит сходство и различие статического и динамического видов анализа электронных схем? Каким образом это сходство и различие отображается на соответствующих математических моделях?
2. Сравните достоинства и недостатки применения методов переменных состояния и модифицированных узловых потенциалов для формирования ММС в динамическом режиме. Какие математические формы принимают математические модели схем в этих двух методах?
3. Сопоставьте вычислительные затраты на решение отдельных систем уравнений в составе ММС на каждом шаге интегрирования. Каким образом можно снизить различие в этих затратах?
4. Какие характеристики методов численного интегрирования используются при их выборе для решения ММС в динамическом режиме?

- ском режиме? Сравните между собой методы Эйлера и Рунге-Кутты, используя эти характеристики.
- Проведите сравнение локальных и глобальных ошибок интегрирования ОДУ $du(t)/dt = -au(t)$ методами Эйлера, трапеций и Рунге-Кутты по уровню локальной и глобальной ошибок, а также по устойчивости.
 - Что означает понятие «устойчивость метода интегрирования»? Каким образом устойчивость метода интегрирования связана с его точностью?
 - Поясните суть проблемы «малой постоянной времени» в анализе электронных схем. Назовите пути решения этой проблемы.
 - Определите постоянные времени электронной схемы по матрицам ММС.
 - Поясните ход вычислительного процесса при анализе динамического режима по блок-схеме программы ДИНАМИКА.
 - Какой вид входного воздействия наиболее труден для численного интегрирования?
 - При каком виде входного воздействия невозможно провести анализ переходных процессов численными методами?
 - Дайте определение «жесткой» математической модели схемы. Какие методы интегрирования применяются для решения подобных моделей?
 - Каким образом задаются в программе Micro-Cap импульсное и гармоническое входные воздействия?
 - Поясните обозначения параметров анализа (решения ОДУ) переходных процессов в программе Micro-Cap (рис. 3.8).

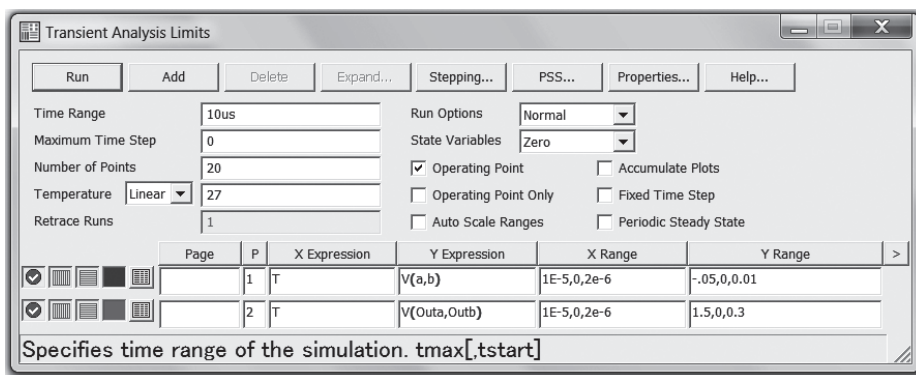


Рис. 3.8. Вид окна при задании параметров динамического режима в Micro-Cap

Лабораторная работа № 4.

Анализ линейных электронных схем в частотной области

Лабораторная работа № 4 знакомит студентов с методами машинного анализа линейных электронных схем в частотной области.

4.1. Основные процедуры анализа

В частотной области в качестве математической модели выбраны схемные функции, например, коэффициент передачи по напряжению $K_u(j\omega)$. Исходной математической моделью схемы является система линейных дифференциальных уравнений метода переменных состояния. Первое уравнение системы

$$d\mathbf{V}(t) / dt = \mathbf{H}_n \mathbf{V}(t) + \mathbf{D}_n \mathbf{W}(t),$$

называемое уравнением состояния, содержит матрицу состояния \mathbf{H}_n , которая полностью определяет собственное поведение линейной схемы, и матрицу управления \mathbf{D}_n , описывающую влияние на схему внешних воздействий. Второе уравнение системы (уравнение наблюдения)

$$\mathbf{Y}(t) = \mathbf{H}_{yn} \mathbf{V}(t) + \mathbf{D}_{yn} \mathbf{W}(t)$$

дает возможность определить значения отклика схемы $\mathbf{Y}(t)$ на воздействие $\mathbf{W}(t)$. Четыре матрицы этих двух уравнений (свернутая форма математической модели линейной схемы) метода переменных состояния определяются с помощью программ СХЕМА и СИСТЕМА и запоминаются в файле с расширением LMC. Результаты частотного анализа методом переменных состояния запоминаются в файле с расширением FUN (см. рис. 4.1).

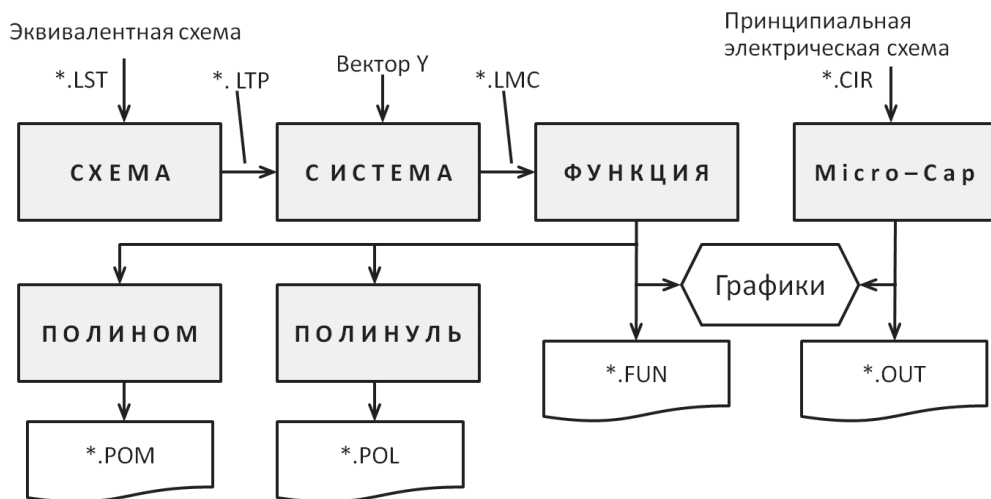


Рис. 4.1. Схема связей между программами при частотном анализе

Для формирования и решения ММС в расширенном методе узловых потенциалов используется программа Micro-Cap, входной информацией для которого служит бинарный файл с моделью схемы (файл с расширением CIR).

Работа состоит из четырех разделов: домашнего задания, коллоквиума, расчетно-экспериментальной части и оформления полученных результатов в виде отчета.

4.2. Домашнее задание

1. Изучить алгоритм Фаддеева-Леверье перевода ММС из дифференциального вида во временной области к дробно-рациональному виду в частотной области. Знать свойства матрицы состояния и свойства полиномов знаменателя и числителя. Уметь сопоставлять свойства полиномов с характеристиками линейной схемы.

Знать определение шага и частоты дискретизации, связи между спектрами аналогового и дискретного сигналов, между верхней граничной частотой и частотой дискретизации (теорема Котельникова). Изучить методы вычисления матричной экспоненты, знать их достоинства и недостатки. Уметь записать в общем виде дискретную математическую модель линейной схемы.

2. Получить от преподавателя (или выбрать) пассивную линейную цепь, определить воздействия $\mathbf{W}(t) = [w_1(t), w_2(t), \dots, w_{bw}(t)]^m$. Подготовить с помощью программы СХЕМА входную информацию об электронной схеме. Выбрать масштаб (например, В, кОм, мА, мкФ и Гн) представления параметров элементов таким, чтобы их численные значения были в среднем как можно близки к единице. При попадании емкости в число хорд графа последовательно с этой емкостью включить малое по величине (0..1 Ом) сопротивление; при попадании индуктивности в число ребер графа параллельно ей включить в схему большое по величине (до 1 МОм) сопротивление.

3. Определить с помощью программы СИСТЕМА матрицы математической модели схемы во временной области. При этом вектор наблюдения $\mathbf{Y}(t) = [y_1(t), y_2(t), \dots, y_{by}(t)]^m$ не должен иметь в своем составе входное воздействие. Количество элементов вектора $\mathbf{Y}(t)$ следует ограничить тремя. Вычислить по формуле

$$Tau[i] = -1 / H_{\alpha}[i, i], \quad i = 1..bv,$$

все постоянные времени и выбрать среди них минимальную и максимальную постоянные времени. Нулевые и бесконечно большие значения $Tau[i]$ в расчет не принимать. Задать интервал определения схемных функций по частоте $[\omega_{\min}, \omega_{\max}]$, шаг по частоте $d\omega$. Частота выражается в радианной мере.

ПРИМЕР 4.1. Подготовка входной информации о линейной схеме.

Линейная схема имеет вид лестничной цепи. Списочная модель, записанная в файле с расширением LST, содержит следующий текст:

```
* ГАБАРИТНЫЕ ЧИСЛА ЭЛЕКТРОННОЙ СХЕМЫ filtr
*В   Y   ND   NT
   8   5   0   0
* СПИСОЧНАЯ МОДЕЛЬ СХЕМЫ
*Элем.  НУ   КУ   Параметр      Отклонение
E1      0    1    1.0
R1      1    2    0.01
C1      0    2    1.0
L1      2    3    1.0
C2      0    3    1.0
L2      3    4    1.0
C3      0    4    1.0
R2      0    4    0.01
```

После обработки файла **filtr.lst** программой **СХЕМА** получен файл с топологической информацией о схеме (файл с расширением **LTP**):

```
* ГАБАРИТНЫЕ ЧИСЛА СХЕМЫ filtr
* BU  BE  BC  BR  BH  BS  BG  BL  BI  BJ  ND  NT
  0   1   3   0   0   0   2   2   0   0   0   0
* ТОПОЛОГИЧЕСКАЯ МАТРИЦА СХЕМЫ Px
*    R1  R2  L1  L2
E1  -1   0   0   0
C1   1   0  -1   0
C2   0   0   1  -1
C3   0   1   0   1
* ПАРАМЕТРИЧЕСКАЯ ИНФОРМАЦИЯ О СХЕМЕ filtr
* ВЕКТОР ИНДУКТИВНОСТЕЙ ХОРД L =
  1.000000E+0003  1.000000E+0003
  ВЕКТОР ИНДУКТИВНОСТЕЙ РЕБЕР Г =

* ВЕКТОР ЕМКОСТЕЙ РЕБЕР C =
  1.000000E+0000  1.000000E+0000  1.000000E+0000
* ВЕКТОР ЕМКОСТЕЙ ХОРД S =

* ВЕКТОР СОПРОТИВЛЕНИЙ РЕБЕР R =

* ВЕКТОР ПРОВОДИМОСТЕЙ ХОРД G =
  1.000000E+0002  1.000000E+0002
* ВЕКТОР ПАРАМЕТРОВ ЗАВИСИМЫХ ИСТОЧНИКОВ Z =
```

Согласно приведенной на рис. 4.1 структурной схеме эта информация о схеме должна преобразоваться сначала во временную модель, а затем в частотную модель. Поэтому в домашнем задании с помощью программы **СИСТЕМА** формируются матрицы уравнения состояния и уравнения наблюдения временной модели (файл с расширением **ЛМС**), а частотная модель с помощью программы **ФУНКЦИЯ** создается в начале лабораторного задания:

```
*МАТЕМАТИЧЕСКАЯ МОДЕЛЬ ЭЛЕКТРОННОЙ СХЕМЫ filtr
```

```
* BV BW BY
```

```
  5   1   4
```

```
* МАТРИЦЫ УРАВНЕНИЯ СОСТОЯНИЯ
```

```
* Hл =
```

-100.0	0.0	0.0	0.0	1.0
0.0	0.0	0.0	1.0	-1.0
0.0	0.0	-100.	-1.0	0.0
0.0	-1.0	0.0	0.0	0.0
-1.0	1.0	0.0	0.0	0.0

```
Дл =
```

100.0
0.0
0.0
0.0
0.0

МАТРИЦЫ УРАВНЕНИЯ НАБЛЮДЕНИЯ** Нул =**

1.0	0.0	0.0	0.0	0.0
0.0	0.0	0.0	1.0	0.0
100	0.0	0.0	0.0	0.0
0.0	0.0	1.0	0.0	0.0

Дул =

0.0
0.0
-100
0.0

ВЕКТОР УПРАВЛЕНИЯ ЛИНЕЙНОЙ СХЕМЫ W =*E1***** ВЕКТОР НАБЛЮДЕНИЯ ЛИНЕЙНОЙ СХЕМЫ Y =****Uc1****I11****Ir2***** ВЕКТОР СОСТОЯНИЯ ЛИНЕЙНОЙ СХЕМЫ V =****Uc1****Uc2****Uc3****I11****I12**

4. Ознакомиться с работой программы Micro-Cap при анализе частотных характеристик анализируемой схемы. Подготовить входной файл с расширением CIR с графической информацией о заданной линейной схеме и текстовый СКТ-файл со списочной моделью. В качестве входных сигналов и выходного вектора выбрать те же воздействия и отклики, которые были использованы в пп. 2,3 домашнего задания.

ПРИМЕР 4.2. Входной СКТ-файл со списочной моделью схемы для программы Micro-Cap.

*** СКТ-ФАЙЛ ДЛЯ АНАЛИЗА СХЕМЫ В ЧАСТОТНОЙ ОБЛАСТИ****V1 0 1 1****R1 1 2 10****C1 0 2 1uF****L1 2 3 1H****C2 0 3 1uF****L2 3 4 1H****C3 0 4 1uF****R2 0 4 10****.AC LIN 101 0KHz 10KHz****.PROBE****.OPTIONS ACCT LIST NODE OPTS NOPAGE****.END**

5. Ответить на контрольные вопросы.

4.3. Лабораторное задание

1. Запустить программу ФУНКЦИЯ (команда **funkcia**) и ввести подготовленный согласно пп. 1, 2 и 3 домашнего задания ЛМС-файл с информацией об анализируемой схеме. Проверить правильность ввода файла. При наличии ошибок ввода исправить их с помощью текстового редактора. Проконтролировать правильность работы алгоритма Фаддеева, записать коэффициенты полиномов числителя и знаменателя, ошибку вычислений по элементам матрицы L_0 .

Рассчитать частотные зависимости схемных функций. При необходимости выбрать нужный закон изменения частоты:

- 1 — равномерный в диапазоне от ω_{\min} до ω_{\max} с шагом $d\omega$
- 2 — логарифмический в диапазоне от ω_{\min} до ω_{\max} с показателем $d\omega$;
- 3 — равномерный в диапазоне от ω_{\min} до ω_{\max} с шагом $d\omega$ и одним поддиапазоном от $\omega_{1\min}$ до $\omega_{1\max}$ с шагом $d\omega_1$;
- 4 — равномерный в диапазоне от ω_{\min} до ω_{\max} с шагом $d\omega$ и двумя поддиапазонами от $\omega_{1\min}$ до $\omega_{1\max}$ с шагом $d\omega_1$ и от $\omega_{2\min}$ до $\omega_{2\max}$ с шагом $d\omega_2$.

Подобрать экспериментально указанные частотные параметры с целью наглядного представления всех схемных функций. Результаты анализа автоматически записываются в файл с расширением FUN. Контроль процесса вычислений проводится по данным, выводимым на экран дисплея.

Получить графическое изображение частотных характеристик с помощью программы ГРАФИКА, используя файл с расширением FUN.

2. Запустить программу ПОЛИНУЛЬ (команда **polinul**) и ввести файл с расширением FUN. При вводе данных из FUN-файла учесть, что в нем хранятся *коэффициенты полиномов* числителя и знаменателя. Проверить правильность ввода файла. При наличии ошибок ввода следует повторить обращение к программе ФУНКЦИЯ. Проконтролировать правильность работы алгоритма Берстоу-Хичкока по определению корней полиномов, записать вновь вычисленные коэффициенты полиномов знаменателя и ошибки вычислений мнимых составляющих коэффициентов полиномов. В том случае, когда нули полиномов знаменателя и числителя в программе ПОЛИНУЛЬ не вычисляются, следует изменить единицы измерений (масштаб) и/или скорректировать параметры элементов схемы, а затем выполнить ряд последовательных обращений к программам СХЕМА, СИСТЕМА и ФУНКЦИЯ.

Второй путь определения корней полиномов состоит в использовании программы ПОЛИНОМ, которая вычисляет корни полиномов степени не выше 25.

Рассчитать по программе ПОЛИНУЛЬ частотные зависимости схемных функций по методике, использованной в программе ФУНКЦИЯ. Частотные зависимости схемных функций, вычисленные в этих программах, должны совпадать.

3. Рассчитать по программе ПОЛИНУЛЬ временные зависимости, полученные путем обратного преобразования Лапласа от схемных функций. Подобрать экспериментально границы временного интервала для наглядного представления всех временных зависимостей. Конечный момент времени обычно равен $3\tau_{max}$, шаг интегрирования не должен превышать $2\tau_{min}$. Поскольку количество точек построения графика зависимостей $Y(t)$ ограничено 500, то шаг вывода значений выходного вектора должен удовлетворять условию $\Delta Y \geq (t_k - t_n) / 500$. Рекомендуемое количество точек — 50...200. Результаты анализа автоматически записываются в файл с расширением POL. Контроль процесса вычислений проводится по данным, выводимым на экран дисплея.

Получить графическое изображение частотных и временных характеристик с помощью программы ГРАФИКА, используя файл с расширением POL.

4. Запустить программу Micro-Cap и ввести CIR-файл с графической моделью заданной линейной схемы. Выполнить команду **Analysis/AC** и задать те же частные параметры, что и в программе ФУНКЦИЯ. Выбрав аналогичные частотные зависимости, построить их графики и занести в черновик отчета.

5. Сравнить результаты моделирования электронной схемы в частотной области в пакете АНАЛИЗ и программе Micro-Cap. При необходимости провести коррекции входных файлов и повторить соответствующие пункты лабораторного задания.

6. Все результаты выполненной лабораторной работы записываются на жесткий диск ПЭВМ в индивидуальный каталог USER/<Person>/Lab4 и отдельно сохраняются в архиве личного запоминающего устройства.

4.4. Содержание отчета

1. Цель работы.
2. Анализируемая электронная схема и ее линейная эквивалентная схема.
3. Модели активных компонентов и их параметры.
4. Блок-схемы программ ФУНКЦИЯ и ПОЛИНУЛЬ.
5. Состав векторов состояния и наблюдения. Матрицы H_L , D_L , H_{ul} , D_{ul} .
6. Определение постоянных времени схемы, величины шага дискретизации и границ временного интервала. Выбор закона изменения частоты, расчет границ частотного диапазона и шага по частоте.
7. Дробно-рациональные функции и графики частотных зависимостей вектора $Y(j\omega)$, полученные в программе ФУНКЦИЯ.
8. Значения нулей и полюсов схемных функций и графики временных зависимостей, вычисленные в программе ПОЛИНУЛЬ или ПОЛИНОМ. Сопоставление поведения частотных характеристик и положения нулей и полюсов на комплексной плоскости.
9. Графики частотных зависимостей выходного вектора $Y(j\omega)$, построенные в программе Micro-Cap. Сравнение зависимостей АЧХ, полученных в программах ФУНКЦИЯ и Micro-Cap, в 3–5 частотных точках.
10. Конкретные выводы по всем девяти пунктам отчета.

Контрольные вопросы

1. В чем состоит главная особенность машинного анализа линейных электронных схем с вычислительной точки зрения?
2. Приведите основные расчетные соотношения при дискретизации временных (постоянные времени и длительность анализа) и частотных (частотный интервал и шаг по частоте) характеристик электронной схемы.
3. Дискретное преобразование Фурье взаимно однозначно определяет переход от схемной функции к временной зависимости (импульсной характеристике). Можно ли то же самое утверждать о связи между корнями полиномов схемной функции и постоянными времени временной зависимости и почему?

4. Дайте определение следа, собственного числа, собственного вектора и характеристического полинома квадратной матрицы (матрицы состояния электронной схемы). Каким образом эти величины связаны с временными характеристиками линейной схемы?
5. При вычислении схемной функции и ее параметров используются цикл, рекурсия, итерация, рекуррентный алгоритм. Дайте их определения. В чем состоит различие и сходство между ними?
6. Полином знаменателя схемной функции содержит в себе всю информацию о линейной электронной схеме. Как Вы понимаете это утверждение? Какова роль полинома числителя в описании процессов в схеме?
7. При вычислении полиномов используется так называемая схема Горнера. Поясните ее применение на примере полинома

$$y(x) = a_n x^n + a_{n-1} x^{n-1} + \dots + a_1 x + a_0.$$

Каким образом изменится ее интерпретация для чисто мнимых значений аргумента ($x \rightarrow j\omega$)?

8. Каковы отличия в задании комплекснозначного полинома его коэффициентами или корнями?
9. Приведите форму задания в программе Micro-Cap импульсного и гармонического входного воздействия.
10. Каким образом в программе Micro-Cap описать элемент с заданной схемной функцией?
11. Как задать частотный анализ переходных процессов в программе Micro-Cap (рис. 4.2)?

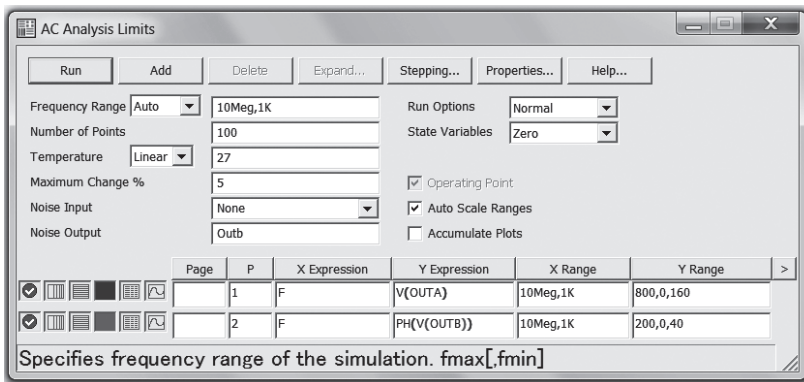


Рис. 4.2. Окно задания параметров частотного анализа программы Micro-Cap

Лабораторная работа № 5.

Анализ чувствительности электронных схем

Лабораторная работа № 5 знакомит студентов с алгоритмами многовариантного анализа: методом приращений, методом наихудшего случая, точными методами определения коэффициентов чувствительности по постоянному току и в режиме малого сигнала (линейные схемы).

5.1. Основные процедуры анализа

Математической моделью схемы по постоянному току является система нелинейных алгебраических уравнений $\mathbf{N} = E_{nn}\mathbf{f}(\mathbf{N}) + \mathbf{N}_w$, называемая *статическим уравнением*. Она содержит *статическую матрицу* E_{nn} , *вектор-функцию нелинейностей* $\mathbf{f}(\mathbf{N})$ и *вектор влияния* \mathbf{N}_w . Подробное исследование формирования и решения этой системы НЛАУ было проведено в лабораторной работе № 3. В настоящей лабораторной работе использован такой же алгоритм формирования ММС и численный метод Ньютона-Рафсона ее решения.

1. Точный анализ чувствительности электронной схемы по постоянному току проводится с помощью программы ВАРИАЦИЯ. Входной информацией для нее является файл с расширением STP, подготовленный программой СХЕМА (см. рис. 5.1). В ходе выполнения программы ВАРИАЦИЯ определяются частные производные (абсолютные коэффициенты чувствительности):

$$A_{nw} = [d\mathbf{N} / d\mathbf{W}] = [1 - E_{nn} \mathbf{Y}] D_{nw} = \mathbf{Y} \mathbf{1} \cdot D_{nw},$$

$$A_{sw} = [d\mathbf{S} / d\mathbf{W}] = [d\mathbf{f}(\mathbf{N}) / d\mathbf{W}] = \mathbf{Y} A_{nw},$$

$$A_{pw} = [d\mathbf{P} / d\mathbf{W}] = D_p + E_p A_{sw},$$

$$\begin{aligned}
 A_{nr} &= [d\mathbf{N} / d\mathbf{R}] = \mathbf{Y1} \cdot \mathbf{F}_n \mathbf{T}_r \mathbf{Q}, \\
 A_{sr} &= [d\mathbf{S} / d\mathbf{R}] = \mathbf{Y} A_{nr}, \\
 A_{pr} &= [d\mathbf{P} / d\mathbf{R}] = \mathbf{E}_p A_{sr} + \mathbf{T}_r \mathbf{Q}, \\
 A_{ng} &= [d\mathbf{N} / d\mathbf{G}] = \mathbf{Y1} \cdot \mathbf{F}_n \mathbf{T}_g \mathbf{Q}, \\
 A_{sg} &= [d\mathbf{S} / d\mathbf{G}] = \mathbf{Y} A_{ng}, \\
 A_{pg} &= [d\mathbf{P} / d\mathbf{G}] = \mathbf{E}_p A_{sg} + \mathbf{T}_g \mathbf{Q},
 \end{aligned}$$

где $\mathbf{Y} = [d\mathbf{f}(\mathbf{N}) / d\mathbf{N}]$ — матрица Якоби нелинейностей и соответствующая ей также квадратная матрица $\mathbf{Y1} = [1 - \mathbf{E}_{nn} \mathbf{Y}]^{-1}$; $D_{nw} = D_n + F_n D_p$ — матрицы свернутой и D_p, E_p, F_n — матрицы развернутой ММС в методе переменных состояния; T_r и T_g — производные резистивных матриц $\begin{bmatrix} R1G & -R1 \\ -G1 & G1R \end{bmatrix}$ по векторам R и G соответственно (тензоры третьего ранга); \mathbf{Q} — вектор воздействия на схему зависимых и независимых источников при определении чувствительности.

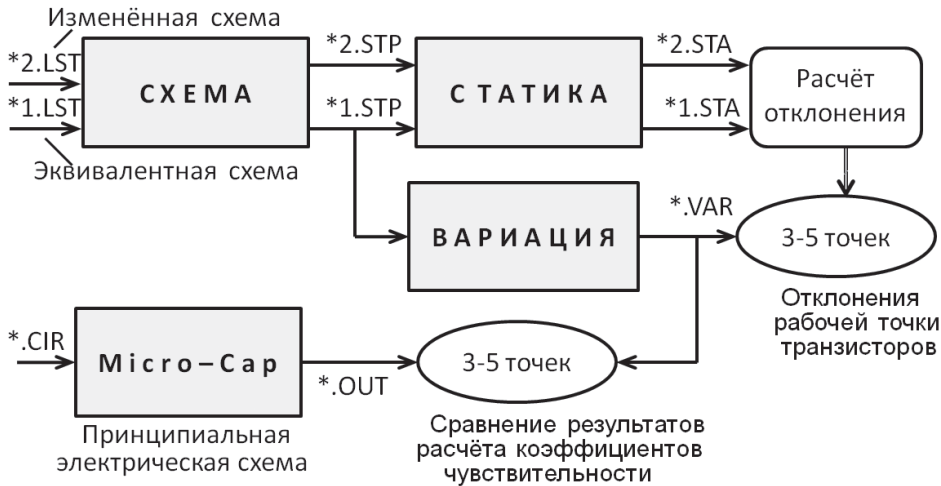


Рис. 5.1. Схема связей между программами при анализе чувствительности по постоянному току

По результатам определения в программе ВАРИАЦИЯ абсолютных коэффициентов чувствительности A_{ij} по формулам

$$\Delta Y_{ij} = A_{ij} \Delta X_j$$

вычисляются относительные изменения ΔX_j выбранных напряжений и токов схемы.

Приближенный метод (метод приращений) расчета абсолютных коэффициентов чувствительности заключается в следующем: электронная схема анализируется по программе СТАТИКА по постоянному току при тех же граничных значениях $x_{j \min}$ и $x_{j \max}$ отклонений параметров ее элементов ($\Delta X_j = x_{j \max} - x_{j \min}$), далее вычисляются относительные изменения выбранных напряжений и токов по формуле

$$A_{ij} = \Delta Y_i / \Delta X_j.$$

В лабораторной работе проводится сравнение относительных изменений, полученных описанными выше методами.

2. Анализ чувствительности электронных схем в режиме малого сигнала (линейных схем) основан на определении влияния на схемные функции

$$K(p) = [Y(p) / E(p)], p = \sigma + j\omega,$$

изменений параметров элементов схемы. Варьируемыми параметрами являются только реактивности и резистивности электронной схемы. Дробно-рациональная функция $K(p)$ комплексной переменной p формируется программой БИФУНКЦИЯ по алгоритму Фаддеева на основе линейной ММС в виде отношения полиномов числителя и знаменателя $T(p)$ и $\lambda(p)$. Подробное исследование алгоритма формирования и вычисления схемных функций было проведено в лабораторной работе № 4.

Программа БИФУНКЦИЯ дает возможность определить для заданных схемных функций наборы коэффициентов:

$\{\lambda\}$ — коэффициенты полинома знаменателя всех схемных функций;
 $\{T\}$ — коэффициенты полинома числителя при проходе $E(p) \rightarrow Y(p)$;
 $\{T_{ez}\}$ — коэффициенты полинома числителя при проходе $E(p) \rightarrow Z(p)$;
 $\{T_{zy}\}$ — коэффициенты полинома числителя при проходе $Z(p) \rightarrow Y(p)$, где $Z(p)$ — комплексный параметр варьировемого элемента электронной схемы.

Частные передаточные функции

$$K_{ez}(p) = T_{ez}(p) / \lambda(p), \quad K_{zy}(p) = T_{zy}(p) / \lambda(p),$$

вычисленные в программе БИФУНКЦИЯ, дают возможность определить абсолютные коэффициенты чувствительности схемной функции:

$$\left[dK(p) / dZ \right] = \left[-K_{ez}(p) \cdot K_{zy}(p) / Z(p) \right].$$

Задавая отклонения параметров варьируемых элементов в процентах от номинального значения, можно получить «трубку» максимальных отклонений схемной функции $\{ [K(p) - dK(p)] \dots [K(p) + dK(p)] \}$ в зависимости от частоты. Пример схемы вычислений таких «трубок» с помощью программы БИФУНКЦИЯ для модуля и фазы заданных схемных функций показан на рис. 5.2.

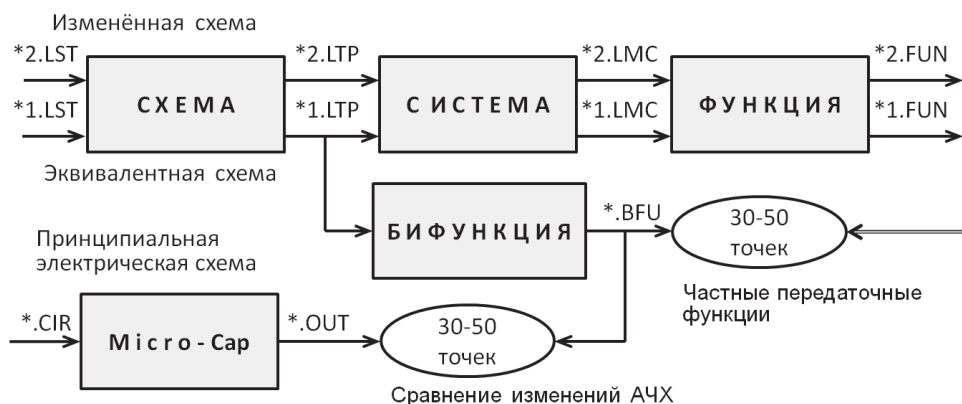


Рис. 5.2. Схема связей между программами при анализе чувствительности схемных функций

Для формирования ММС расширенного метода узловых потенциалов используется программа Micro-Cap, входной информацией для которого служит CIR-файл с графическим образом или SKT-файл со списочной моделью схемы. Основное содержание последнего файла — описание схемы — было подготовлено ранее в лабораторной работе № 2. Команда **Analysis/Sensitivity** позволяет определить чувствительность каждой из выходных переменных по всем значениям параметров элементов и их моделей при помощи внутренней ли-

неаризации электронной схемы в рабочих точках. Выходная информация программы Micro-Cap запоминается в файле с расширением <имя_схемы>.OUT.

Работа состоит из четырех разделов: домашнего задания, коллоквиума, расчетно-экспериментальной части и отчета о полученных результатах.

5.2. Домашнее задание

Подготовить две электронные схемы.

1. Первую схему следует взять из лабораторной работы № 2 «Анализ электронных схем в статическом режиме» и задать для всех источников и резистивностей одинаковые относительные отклонения на величину от 1 % до 20 %. Граничные значения параметров элементов свести в таблицу, образец которой представлен в примере 5.1.

ПРИМЕР 5.1. Определение параметров элементов для анализа чувствительности схемы, изображенной на рис. 1.2, а. Данные по каждому параметру занесены в табл. 5.1.

Таблица 5.1

Обозначение элемента	Относительное отклонение, %	Номинальное значение параметра	Минимальное значение параметра	Максимальное значение параметра
$R1 (Y_1)$	2,0	150 кОм	147 кОм	153 кОм
$R2 (Y_2)$	2,0	15 кОм	14,7 кОм	15,3 кОм
$R3 (Y_3)$	2,0	12,5 кОм	12,25 кОм	12,75 кОм
$\dots (Y_{br})$	2,0			
$E1 (W_1)$	2,0	1 В	0,98 В	1,02 В
$E2 (W_2)$	2,0	12 В	11,76 В	12,24 В

Далее подготовить два STP-файла с топологической информацией об электронной схеме: один для номинальных значений параметров, другой — для одного из максимальных (или минимальных) значений параметров. Второй STP-файл должен отличаться от первого одной строкой: либо по напряжению питания ($E2 \pm \Delta E2$) — определение матрицы A_{nw} , либо по одному из резисторов ($R12 \pm \Delta R12$) — определение матрицы A_{pr} .

2. Вторая электронная схема должна быть линейной (лучше частотно-избирательной). Ее можно взять из предыдущей лабораторной работы № 4. Для этой схемы необходимо выбрать анализируемую схемную функцию и варьируемые элементы, задать относительные отклонения для каждого параметра варьируемого элемента в тех же пределах, что и в предыдущем пункте. Варьируемыми элементами могут быть реактивности и резистивности схемы.

Нарисовать две эквивалентные схемы: одну для определения основной схемной функции $K(p)$ и первой частной передаточной функции $K_{ez}(p)$, другую для определения второй частной передаточной функции $K_{zy}(p)$. Количество варьируемых элементов должно быть не менее трех и не более восьми. Элементы рекомендуется выбрать различными по типу, например, одну емкость, одну индуктивность и одну резистивность. Данные расчета граничных значений параметров свести в таблицу, подобную табл. 5.1. Подготовить списочные модели схем (см. [2, с. 189]).

ПРИМЕР 5.2. Списочные модели лестничной схемы (см. пример 4.1), необходимые для определения чувствительности схемных функций Варьируемые элементы:

$$R1(\rightarrow E1), L2(\rightarrow I1) \text{ и } C3(\rightarrow E2).$$

* Исходная схема

* ГАБАРИТНЫЕ ЧИСЛА СХЕМЫ filtr1

*В Y ND NT

8 5 0 0

* СПИСОЧНАЯ МОДЕЛЬ СХЕМЫ

*Элем. НУ КУ Параметр

E1 0 1 1.0

R1 1 2 0.01

C1 0 2 1.0

L1 2 3 1.0

C2 0 3 1.0

L2 3 4 1.0

C3 0 4 1.0

R2 0 4 0.01

* ГАБАРИТНЫЕ ЧИСЛА filtr2

*В Y ND NT

10 6 0 0

* СПИСОЧНАЯ МОДЕЛЬ СХЕМЫ

E1 0 1 1.0 * E1 последовательно

R1 1 2 1.0 * с сопротивлением R1

C1 0 2 1.0

L1 2 3 1.0

C2 0 3 1.0

L2 3 4 1.0 * I1 параллельно

I1 3 4 1.0 * индуктивности L2

C3 0 5 1.0 * Последовательно

E2 5 4 1.0 * с ёмкостью C3

R3 0 4 1.0

3. Ознакомиться с работой программы Micro-Cap при определении коэффициентов чувствительности в статическом режиме. Это ко-

манда **Analysis/Sensitivity**, в которой задаваемые выходные переменные должны совпадать с теми, которые были выбраны в первом пункте домашнего задания. Необходимость в редактировании входных CIR- и СКТ-файлов (см. пример 2.3), созданных ранее при подготовке домашнего задания в лабораторной работе № 2, отсутствует.

4. Ответить на контрольные вопросы.

5.3. Лабораторное задание

1. Запустить программу ВАРИАЦИЯ (команда **variacia**) и ввести полученный ранее с помощью программы СХЕМА первый STP-файл, подготовленный согласно п. 1 домашнего задания. Проверить правильность ввода информации. При наличии ошибок в STP-файле исправить их с помощью текстового редактора. Все сведения об анализе чувствительности автоматически записываются в файл с расширением VAR. Контроль процесса вычислений проводится по данным, выводимым на экран дисплея.

Рассчитать по методу наихудшего случая относительные отклонения для трех наблюдаемых элементов и двух вариантов параметров транзисторов и диодов.

2. Запустить программу СТАТИКА и ввести первый STP-файл. Провести анализ статического режима методом Ньютона-Рафсона при 10 ...15 вариациях по напряжению питания. Этот анализ должен быть проведен для номинальных значений параметров. Снова запустить программу СТАТИКА, ввести второй STP-файл и провести анализ схемы при измененных значениях параметров.

На основе результатов анализа электронной схемы при номинальных и измененных значениях параметров вычислить матрицы абсолютных коэффициентов чувствительности A_{nw} и A_{pr} . Сравнить эти матрицы с такими же, найденными в программе ВАРИАЦИЯ.

3. Запустить программу БИФУНКЦИЯ (команда **bifunkcia**) и ввести файл с расширением <имя_схемы>.LTP. Проверить правильность ввода информации, при необходимости исправить ее в текстовом редакторе.

Для расчета чувствительности схемной функции $dK(p)/dZ(p)$ выбрать схемную функцию $K(p) = Y(p)/E(p)$, задав входное воздействие $E(p)$ и наблюдаемый отклик $Y(p)$. Выбрать варьируемые

элементы $Z_i(p)$ (не менее трех) и относительные отклонения их параметров в процентах. Далее, задав частотный диапазон анализа, получить графики АЧХ и ФЧХ трех схемных функций: при номинальном, меньшем и большем значении параметра варьiruемого элемента схемы. Все данные автоматически записываются в текстовый файл с расширением BFU.

Более точно графики частотных зависимостей представляются с помощью программы ГРАФИКА. Однако не следует вычислять более 100 частотных точек, т. к. размер BFU-файла становится очень большим.

4. Работа с частными передаточными функциями. Запустить программу СИСТЕМА (команда **systema**) и ввести файл с расширением <имя_схемы>1.LTP. Выбрать схемную функцию, задав то же входное воздействие, что и в предыдущем пункте, и наблюдаемые отклики, которые в данном случае совпадают с варьiruемыми элементами. Запустить программу ФУНКЦИЯ (команда **funkcia**) и ввести файл с расширением <имя_схемы>1.LMC. Задав тот же частотный диапазон, что и в предыдущем пункте, вычислить *первую частную передаточную функцию* $K_{ez}(j\omega)$.

Проделать те же операции со вторым файлом <имя_схемы>2.LTP. В этом случае в качестве входного воздействия выбрать независимый источник, связанный с варьiruемым элементом, а в качестве отклика — отклик основной схемной функции. Задав тот же частотный диапазон, что и в предыдущем пункте, вычислить *вторую частную передаточную функцию* $K_{zy}(j\omega)$.

Сравнить результат вычисления схемной функции чувствительности, полученный по формуле $\frac{dK(j\omega)}{dZ(j\omega)} = -\frac{K_{ez}(j\omega) \cdot K_{zy}(j\omega)}{Z(j\omega)}$ с использо-

ванием частных передаточных функций, с подобным дробно-рациональным выражением, найденным с помощью программы БИФУНКЦИЯ в предыдущем пункте лабораторного задания.

5. Запустить программу Micro-Cap. Используя команду **Analysis/Sensitivity**, найти коэффициенты чувствительности электронной схемы в статическом режиме и сохранить их в файле с расширением SEN. Сравнить результаты анализа чувствительности с полученными ранее в первых двух пунктах лабораторного задания.

6. Все результаты выполненной лабораторной работы записываются на жесткий диск ПЭВМ в индивидуальный каталог USER/<Person>/Lab5 и отдельно сохраняются в архиве личного запоминающего устройства.

5.4. Содержание отчета

1. Цель работы.
2. Описание вычислительного процесса по блок-схеме программы ВАРИАЦИЯ.
3. Привести первую анализируемую электронную схему, ее эквивалентную схему по постоянному току, таблицу параметров отклонений элементов, девять матриц абсолютных коэффициентов чувствительности эквивалентной схемы в форме

$$A_{nw} = \begin{bmatrix} dU_{eb} / dU_e \\ dU_{cb} / dU_e \end{bmatrix}, A_{sw} = \begin{bmatrix} dI_e / dU_e \\ dI_c / dU_e \end{bmatrix}, A_{pw} = \begin{bmatrix} dU_{R1} / dU_e \\ dU_{R2} / dU_e \end{bmatrix}, \dots$$

и их численные значения.

4. Сравнение результатов вычисления относительных отклонений по методу наихудшего случая (по аналитическим выражениям и по приращениям).

5. Сравнение матриц A_{nw} и A_{pr} , вычисленных программой ВАРИАЦИЯ и двукратным запуском программы СТАТИКА.

6. Описание вычислительного процесса по блок-схеме программы БИФУНКЦИЯ.

7. Привести первую (исходную) и вторую анализируемые электронные схемы, обе эквивалентные схемы, таблицу параметров отклонений элементов, схемную функцию и частные передаточные функции для всех варьируемых элементов в формате

$$K_u(j\omega) = \frac{U_{R2}(j\omega)}{U_{E1}(j\omega)} = \frac{b_m p^m + b_{m-1} p^{m-1} + \dots + b_1 p + b_0}{a_n p^n + a_{n-1} p^{n-1} + \dots + a_1 p + a_0};$$

$$K_{ez}(j\omega) = \frac{U_{C1}(j\omega)}{U_{E1}(j\omega)} = \frac{b1_m p^m + b1_{m-1} p^{m-1} + \dots + b1_1 p + b1_0}{a1_n p^n + a1_{n-1} p^{n-1} + \dots + a1_1 p + a1_0};$$

$$K_{\text{зв}}(j\omega) = \frac{U_{R2}(j\omega)}{U_{C1}(j\omega)} = \frac{b2_m p^m + b2_{m-1} p^{m-1} + \dots + b2_1 p + b2_0}{a2_n p^n + a2_{n-1} p^{n-1} + \dots + a2_1 p + a1_0},$$

где $C1$ — варьируемый элемент, $p = j\omega$.

8. Построить графики АЧХ и ФЧХ схемной функции при номинальном, максимальном и минимальном значениях параметра одного из варьируемых элементов.

9. Построить графики произведения частных передаточных функций $-K_{ez}(j\omega)K_{\text{зв}}(j\omega)/Z(j\omega)$, вычисленные с помощью программы ФУНКЦИЯ и результаты сравнения их с найденными по программе БИФУНКЦИЯ.

10. Сравнение результатов анализа чувствительности схемы по постоянному току, полученных в программах ВАРИАЦИЯ и Micro-Cap.

11. Конкретные выводы по 10 пунктам отчета.

Контрольные вопросы

1. Каковы причины появления аппаратных и методических ошибок метода приращений?
2. Определите коэффициент передачи по напряжению в частотной области у интегрирующей RC-цепи, обе частные передаточные функции (варьируемый параметр — емкость или сопротивление).
3. Какие матрицы ММС исходной линейной схемы изменяются при определении $K_{ez}(p)$?
4. Какие матрицы ММС исходной линейной схемы изменяются при определении $K_{\text{зв}}(p)$?
5. При каком условии анализ по методу наихудшего случая сводится к анализу статического режима при максимальных отклонениях параметров элементов?
6. При каком условии коэффициенты чувствительности, вычисленные по методу приращений и по точным формулам, совпадают?
7. Укажите сходство и различие вычислительного процесса в программах ФУНКЦИЯ и БИФУНКЦИЯ.

8. Привести форму задания параметров режима анализа чувствительности в программе Micro-Cap (рис. 5.3).
9. Привести методику анализа чувствительности в программе Micro-Cap.

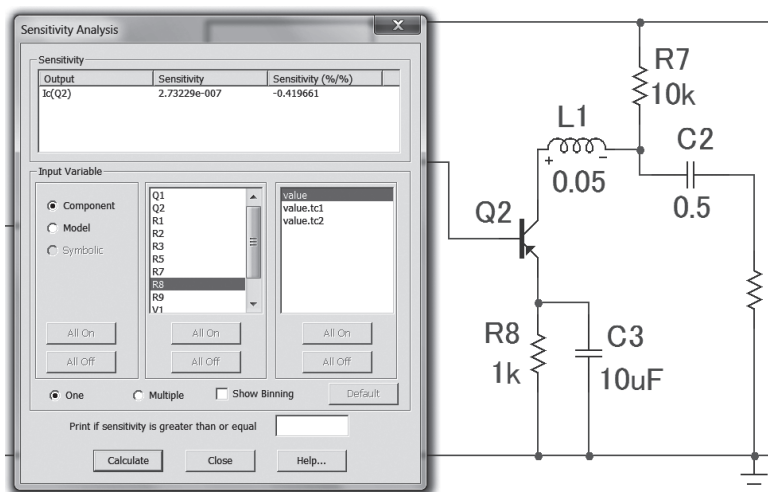


Рис. 5.3. Окно задания параметров анализа чувствительности в MC10

Лабораторная работа № 6.

Статистический анализ электронных схем

Лабораторная работа № 6 знакомит студентов со статистическими методами многовариантного анализа: моделированием параметров элементов, определением границ разброса случайных величин и оцениванием функций плотности вероятности (ФПВ) наблюдаемых параметров. Исследуются, как и в предыдущей лабораторной работе № 5, две электронные схемы — одна по постоянному току, другая — в режиме малого сигнала (анализ схемных функций).

6.1. Основные процедуры анализа

Математической моделью схемы по постоянному току является система нелинейных алгебраических уравнений $\mathbf{N} = E_{nn}\mathbf{f}(\mathbf{N}) + \mathbf{N}_w$, называемая статическим уравнением схемы. Она содержит статическую матрицу E_{nn} , вектор-функцию нелинейностей $\mathbf{f}(\mathbf{N})$ и вектор влияния \mathbf{N}_w . Подробное исследование формирования и решения этой системы НЛАУ было проведено в лабораторной работе № 2. В настоящей лабораторной работе использован тот же алгоритм формирования ММС и численный метод Ньютона-Рафсона ее решения.

Статистический анализ электронной схемы по постоянному току проводится с помощью программы МОМЕНТ. Входной информацией для нее является файл с расширением STP, подготовленный программой СХЕМА.

В ходе выполнения программы МОМЕНТ определяются следующие статистические характеристики напряжений на резистивностях (U_R и U_G) и токов и напряжений зависимых источников (\mathbf{S} и \mathbf{N}): m_x — среднее значение электрической величины x ; σ_x — среднеквадратичное отклонение (СКО) этой величины; a_x — коэффициент асимметрии величины x ; e_x — коэффициент ее эксцесса.

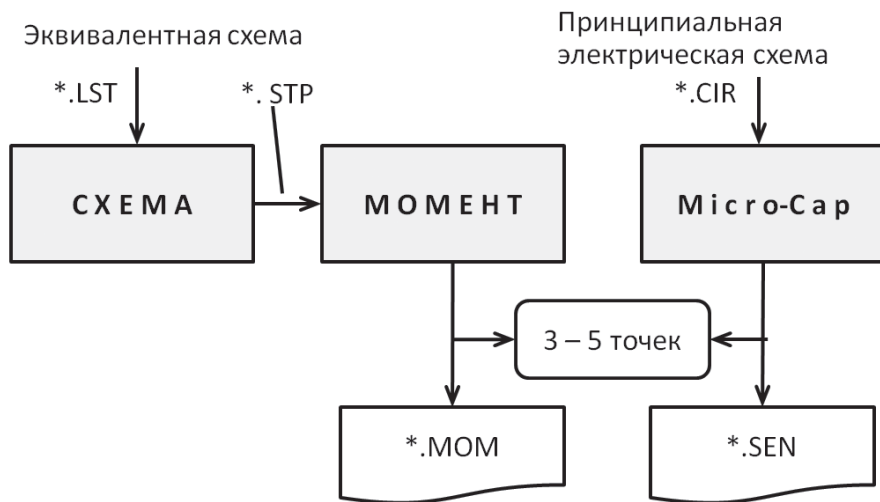


Рис. 6.1. Схема связей между программами при статистическом анализе (по постоянному току)

Вычисления проводятся по следующему алгоритму:

- 1) выполняется цикл из K независимых расчетов электронной схемы по постоянному току;
- 2) при выполнении цикла накапливаются четыре суммы:

$$S_1 = \sum_{k=1}^K U_{r,k}, \quad S_2 = \sum_{k=1}^K U_{r,k}^2, \quad S_3 = \sum_{k=1}^K U_{r,k}^3, \quad S_4 = \sum_{k=1}^K U_{r,k}^4.$$

Здесь $x = U_r$ — электрическая величина (напряжение или ток элемента), имеющая случайное значение при каждом проходе цикла;

- 3) после выполнения цикла вычисляются сначала четыре абсолютных момента

$$Z_1 = S_1 / K, \quad Z_2 = S_2 / K, \quad Z_3 = S_3 / K, \quad Z_4 = S_4 / K,$$

затем указанные выше статистические характеристики:

$$m_{U_r} = Z_1, \quad \sigma_{U_r} = \sqrt{Z_2 - Z_1^2},$$

$$a_{U_r} = (Z_3 - 3Z_2Z_1 + 2Z_1^3) / \sigma_{U_r}^3,$$

$$e_{U_r} = (Z_4 - 4Z_3Z_1 + 12Z_2Z_1^2 - 3Z_2^2 - 6Z_1^4) / \sigma_{U_r}^4.$$

По этим результатам вычисляется оценка функции плотности вероятности (ФПВ) распределения электрической величины. Предполагается, что ФПВ несущественно отличается от нормального закона $f(x) = \exp(-x^2 / 2) / \sqrt{2\pi}$.

Коэффициент асимметрии учитывает несимметричность реальной оценки относительно среднего значения, коэффициент эксцесса — величину ее «скупенности» около среднего значения. Оценка ФПВ вычисляется по первым трем членам ряда Эджворта:

$$\overline{f(x)} = f(x) \left[1 + \frac{a}{3!} H_3(x) + \frac{e}{4!} H_4(x) + \dots \right],$$

где $H_i(x) = \frac{d^i f(x)}{dx^i} \frac{1}{f(x)}$ — полиномы Эрмита.

Первые четыре полинома Эрмита имеют вид:

$$H_1(x) = -x,$$

$$H_2(x) = x^2 - 1,$$

$$H_3(x) = -x^3 + 3x,$$

$$H_4(x) = x^4 - 6x^2 + 3.$$

Статистический анализ электронных схем в режиме малого сигнала (линейных схем) основан на определении среднего значения и СКО случайных величин

$$K(p) = Y(p) / E(p), \quad p = \sigma + j\omega,$$

на заданной сетке частот. Случайными параметрами являются параметры реактивностей и резистивностей электронной схемы. Дробно-рациональная функция $K(p)$ комплексной переменной $p = \sigma + j\omega$ формируется в программе СТАТИСТИКА по алгоритму Фаддеева на основе топологической информации о частотно-избирательной цепи в виде отношения полиномов числителя и знаменателя $T(p)$

и $\lambda(p)$. В силу случайного характера параметров коэффициенты полиномов $T(p)$ и $\lambda(p)$, а значит, и $K(p)$ также случайны.

Программа СТАТИСТИКА дает возможность определить для выбранных статистических моделей параметров «трубки» АЧХ и ФЧХ схемной функции:

усредненные АЧХ $|K(p)|_{\text{ср}}$ и ФЧХ $\text{Arg}(K(p))_{\text{ср}}$;

меньшее значение АЧХ $|K(p)|_{\text{ср}} - g\sigma_{|K(p)|}$ и

ФЧХ $\text{Arg}(K(p))_{\text{ср}} - g\sigma_{\text{Arg}(K(p))}$;

большее значение АЧХ $|K(p)|_{\text{ср}} + g\sigma_{|K(p)|}$ и

ФЧХ $\text{Arg}(K(p))_{\text{ср}} + g\sigma_{\text{Arg}(K(p))}$,

где g — величина возможного отклонения среднего значения от математического ожидания в СКО, определяющая ширину «трубки» частотных характеристик. Примеры таких неслучайных «трубок» для модуля и фазы схемных функций были графически представлены в программе БИФУНКЦИЯ (рис. 6.2).

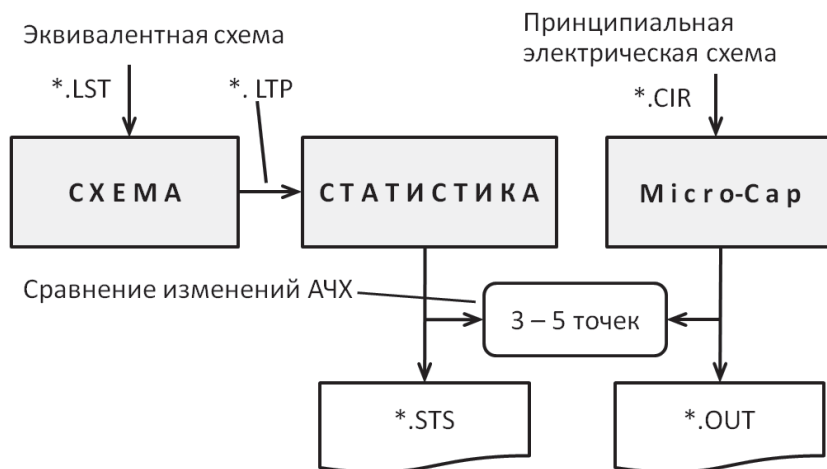


Рис. 6.2. Схема связей между программами при статистическом анализе схемных функций

Работа состоит из четырех разделов: домашнего задания, коллоквиума, расчетно-экспериментальной части и оформления полученных результатов в виде отчета.

6.2. Домашнее задание

Подготовить две электронные схемы.

1. Первую схему следует взять из лабораторной работы № 2 «Анализ электронных схем в статическом режиме» и задать для всех источников и резистивностей законы распределения — нормальный или равномерный — и их параметры: математическое ожидание и СКО (дисперсию). СКО задается в процентах от номинального значения, математическое ожидание равно номинальному значению. Параметры распределений элементов схемы свести в таблицу, шаблон которой приведен в табл. 6.1. Подготовить STP-файл с топологической информацией об электронной схеме.

Таблица 6.1

Статистические параметры элементов схемы

Обозначение элемента	Тип распределения	Математическое ожидание	СКО параметра	Дисперсия параметра
R1	Нормальное	150 кОм	3 кОм	9 кОм ²
...				
E2	Равномерное	12 В	$\sqrt{2}$ В	2 В ²

ПРИМЕР 6.1. STP-файл первой эквивалентной схемы.

```
*ГАБАРИТНЫЕ ЧИСЛА СХЕМЫ usil
* BU BE BR BG BI BJ ND NT
  10 1 7 1 0 4 0 2
*ТОПОЛОГИЧЕСКАЯ МАТРИЦА СХЕМЫ Px
      r1  jп1  jп2  jп3  jп4
e1   -1   0   1  -1   0
r3    0   0  -1   1   1
r2   -1   1   1   0   0
rb1   0   1   1   0   0
r5    0  -1   0   0   0
r6    0   0   0   1   1
r7    0   0   0   0  -1
r8    0   0   0  -1   0
*ВЕКТОР СОПРОТИВЛЕНИЙ РЕБЕР R =
10.5  15.0  0.3  1.25 0.3  10.5  1.03
*ВЕКТОР ПРОВОДИМОСТЕЙ ХОРД G =
  6.6667E-3
*ВЕКТОР НАПРЯЖЕНИЙ НЕЗАВИСИМЫХ ИСТОЧНИКОВ
12
N0 = 0  0  0  0
E  =  0.0001
```

2. Вторая электронная схема должна быть линейной (лучше частотно-избирательной). Ее следует взять из предыдущей лабораторной работы № 5. В схеме необходимо выбрать анализируемую схемную функцию и случайные элементы, задать тип распределения и его параметры для каждого случайного элемента (см. табл. 6.1). Случайными элементами могут быть реактивности и резистивности схемы.

ПРИМЕР 6.2. LTP-файл второй эквивалентной схемы.

```
* ГАБАРИТНЫЕ ЧИСЛА СХЕМЫ LEST1
* BU BE BC BR BH BS BG BL BI BJ ND NT
  0  1  3  2  0  0  1  3  0  0  0  0
* ТОПОЛОГИЧЕСКАЯ МАТРИЦА СХЕМЫ Pх
      R3  L1  L2  L3
E1    0  -1   0   0
C1    0   1  -1   0
C2    0   0   1  -1
C3    1   0   0   1
R1    0  -1   0   0
R2    0   0   0  -1
* ПАРАМЕТРИЧЕСКАЯ ИНФОРМАЦИЯ О СХЕМЕ LEST1
* ВЕКТОР ИНДУКТИВНОСТЕЙ ХОРД L =
0.01    0.01  0.01
* ВЕКТОР ИНДУКТИВНОСТЕЙ РЕБЕР Г =

* ВЕКТОР ЕМКОСТЕЙ РЕБЕР С =
0.1  0.1  0.1
* ВЕКТОР ЕМКОСТЕЙ ХОРД S =

* ВЕКТОР СОПРОТИВЛЕНИЙ РЕБЕР R =
1.0  0.1
* ВЕКТОР ПРОВОДИМОСТЕЙ ХОРД G =
1.0
* ВЕКТОР ПАРАМЕТРОВ ЗАВИСИМЫХ ИСТОЧНИКОВ Z =
```

3. Определить необходимое число независимых испытаний для определения доверительных границ $\pm 0,01$ и $\pm 0,01$ при доверительной вероятности $P_{01} = 0,9$ и $P_{02} = 0,95$.

4. Ознакомиться с работой программы Micro-Cap при определении статистических характеристик (режим Монте-Карло или **МС**).

5. Ответить на контрольные вопросы.

6.3. Лабораторное задание

1. Запустить программу МОМЕНТ (команда **moment**) и ввести полученный ранее с помощью программы СХЕМА файл с расширением STP, подготовленный согласно п. 1 домашнего задания. Этот файл содержит информацию о транзисторной электронной схеме в режиме по постоянному току. Проверить правильность ввода информации. При наличии ошибок в STP-файле исправить их с помощью текстового редактора. Все сведения о статистическом анализе автоматически записываются в файл с расширением MOM. Контроль процесса вычислений проводится по данным, выводимым на экран дисплея.

Получить статистические характеристики напряжений на резисторах и токов и напряжений на нелинейностях:

- а) при случайных параметрах только транзисторов схемы;
- б) при случайных параметрах только резистивностей схемы.

2. Запустить программу СТАТИСТИКА (команда **statist**) и ввести второй файл с расширением LTP (частотно-избирательная схема). Проверить правильность ввода информации, при необходимости отредактировать ее в текстовом редакторе.

Выбрать схемную функцию, задав наблюдаемый отклик. Задать в соответствии с табл. 6.1 тип и параметры распределений элементов. Далее, задав частотный диапазон анализа, просмотреть наложение графиков АЧХ и ФЧХ схемных функций при случайных значениях параметров элементов схемы. Величина $0 < g < 3$ определяет границы доверительного интервала. Все сведения автоматически записываются в файл с расширением STS.

Получить статистические характеристики схемной функции:

- а) при случайных параметрах только резисторов схемы;
- б) при случайных параметрах только индуктивностей схемы;
- в) при случайных параметрах только емкостей схемы;
- г) при случайных параметрах всех элементов схемы.

3. Запустить программу Micro-Cap. Используя команду **Analysis/DC**, получить набор случайных значений исследуемых токов и напряжений первой электронной схемы в статическом режиме и построить гистограммы распределений. Сравнить результаты анализа методом Монте-Карло с найденными ранее в п. 1 лабораторного задания.

4. Ввести данные о второй электронной схеме. Используя команду **Analysis/AC**, получить набор случайных значений схемной функции на некоторой конкретной частоте и по нему построить гистограмму распределений. Сравнить результаты анализа методом Монте-Карло с найденными ранее в п. 2 лабораторного задания.

5. Все результаты выполненной лабораторной работы записываются на жесткий диск ПЭВМ в индивидуальный каталог USER/<Person>/Lab6 и отдельно сохраняются в архиве личного записывающего устройства.

6.4. Содержание отчета

1. Цель работы.
2. Описание вычислительного процесса по блок-схеме программы МОМЕНТ. Расчет числа испытаний.
3. Первая анализируемая электронная схема, ее эквивалентная схема по постоянному току, таблица типов и параметров распределений значений элементов.
4. Сравнительный анализ графиков оценок ФПВ векторов **S** и **N**, полученных в п. 1 лабораторного задания (подпункты *a* и *б*).
5. Описание вычислительного процесса по блок-схеме программы СТАТИСТИКА. Приведите расчет числа испытаний.
6. Вторая анализируемая электронная схема, эквивалентная схема, таблица типов и параметров распределений отклонений элементов, схемная функция, например,

$$K_u(j\omega) = \frac{U_{R2}(j\omega)}{U_{E1}(j\omega)} = \frac{b_m p^m + b_{m-1} p^{m-1} + \dots + b_1 p + b_0}{a_n p^n + a_{n-1} p^{n-1} + \dots + a_1 p + a_0}.$$

7. Сравнительный анализ графиков АЧХ и ФЧХ схемной функции, полученных в п. 2 лабораторного задания (подпункты *a*, *б*, *в* и *г*).
8. Конкретные выводы по всем семи пунктам отчета.

Контрольные вопросы

1. Указать различия в понятиях среднее значение, математическое ожидание, дисперсия и выборочная дисперсия.

2. Пояснить применение в описании статистических свойств схемы ФПВ, математического ожидания и дисперсии равномерного, нормального и экспоненциального распределений.

3. Как определить доверительные границы Δm_θ для математического ожидания m при заданной доверительной вероятности P_θ ?

4. Укажите связь между первыми двумя абсолютными моментами случайной величины и ее дисперсией.

5. Как сказывается на оценке закона распределения знак коэффициента асимметрии?

6. Как сказывается на оценке закона распределения знак коэффициента эксцесса?

7. Привести методы формирования равномерных и нормальных псевдослучайных чисел.

8. Укажите квантили распределения Стьюдента при доверительной вероятности $P_{\theta 1} = 0,9$ и $P_{\theta 2} = 0,95$.

9. Назовите основные вычислительные процедуры в программе статистического моделирования электронных схем.

10. Как сказывается на статистиках схемной функции тип распределения параметров элементов схемы?

11. Привести форму задания параметров анализа статистических характеристик в программе Micro-Cap (рис. 6.3).

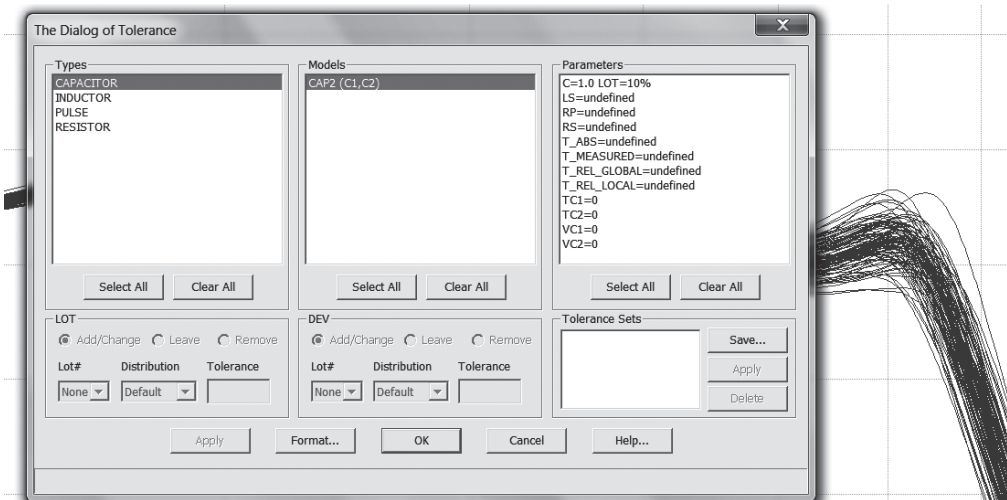


Рис. 6.3. Окно задания параметров анализа чувствительности в MC10

12. Привести методику статистического анализа в программе Micro-Cap (рис. 6.4).

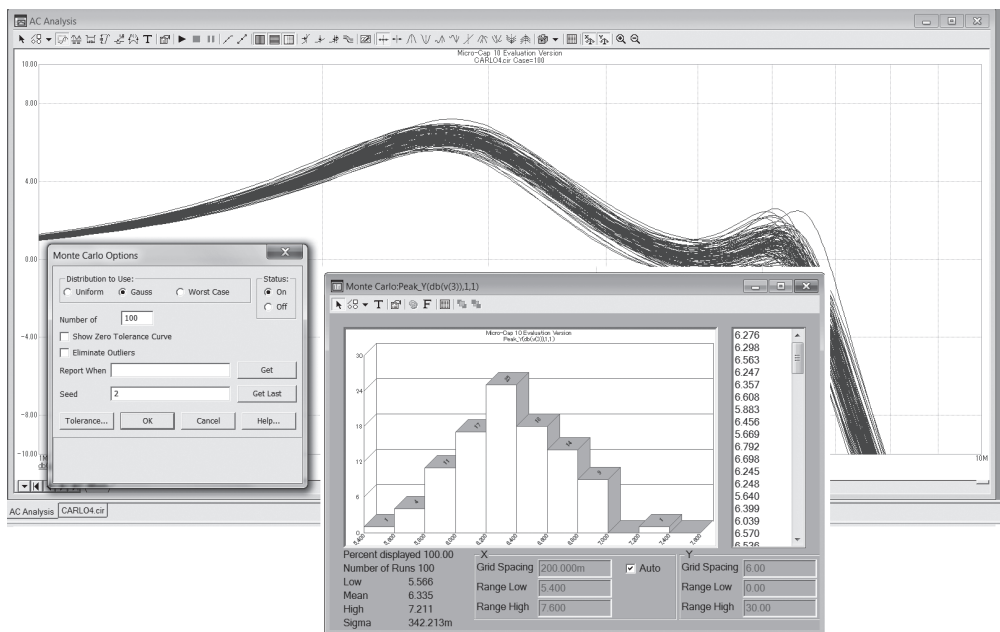


Рис. 6.4. Установка параметров в режиме Монте-Карло и результат построения гистограммы максимального значения АЧХ

Лабораторная работа № 7.

Создание нового библиотечного элемента

Цель работы: создание собственной библиотеки элементов и символов, используемых в выбранной принципиальной схеме, и приобретение навыков работы с редактором элементов.

Лабораторная работа № 7 по курсу «Основы компьютерного проектирования и моделирования РЭС» знакомит студентов с приемами разработки условных графических изображений компонентов электронных схем на принципиальной схеме. При выполнении студенты используют графический редактор OrCAD Capture.

Работа состоит из четырех этапов: домашнего задания, коллоквиума, расчетно-экспериментальной части и оформления отчета о полученных результатах. Для облегчения выполнения лабораторного задания в начале приводятся краткие пояснения по его выполнению.

7.1. Создание условного графического изображения

Создание собственной библиотеки. Библиотека собственных элементов (например, **Library1.olb**) создается в редакторе Capture по команде **File/New/Library**. Следует обратить внимание на то, что библиотека должна быть записана в индивидуальный рабочий каталог **USER/<Person>/Lab7**.

Создание элемента производится в три этапа:

- определение элемента;
- добавление графики;
- размещение контактов.

Определение элемента. Перед тем как начать рисовать новый элемент, необходимо задать о нем специальную информацию. В менеджере проекта необходимо открыть свою библиотеку и в команде главного меню **Design** выбрать пункт **New Part**. На экране появится окно

задания свойств нового элемента — **New Part Properties**. Сначала задается имя элемента. Если элемент содержит в себе несколько логических элементов, вводится их количество и тип элемента — гомогенный или гетерогенный. Задав эту информацию, можно приступить к прорисовке графики.

В строке **Name** задается имя элемента, в строке **Part Reference Prefix** задается первая буква позиционного обозначения элемента, например, **C** для конденсаторов. Строку **PCB Footprint** заполнять необязательно, так как пока неизвестен тип корпуса. Переключатель **Create Convert View** включается, если элемент имеет эквивалент в форме **DeMorgan**. Окно ввода **Parts per Pkg** означает количество логических элементов в корпусе, **Part Numbering** определяет, как обозначается логический элемент в корпусе — цифрой или буквой, например, **DD12.1** или **DD12.A** (рис. 7.1).

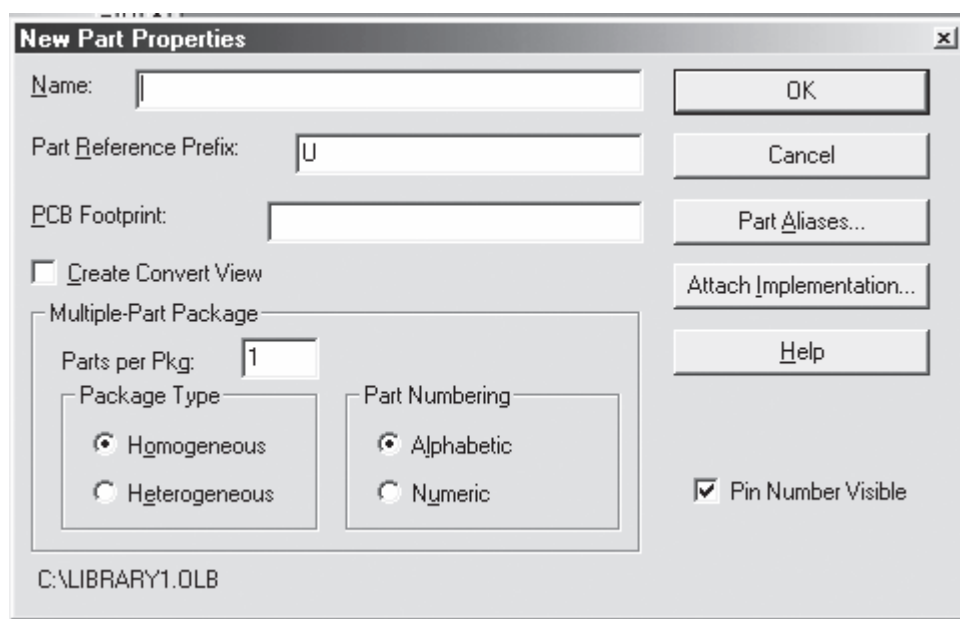


Рис. 7.1. Окно задания свойств элемента

После того как задан тип элемента и нажата кнопка **OK**, окно закрывается и появляется окно редактора, в котором пунктирной линией — бордюром — определена граница образа элемента. Контакты всегда располагаются с внешней стороны границы, касаясь бордюра. Название элемента **VALUE** (значение строки **Name**) располагается

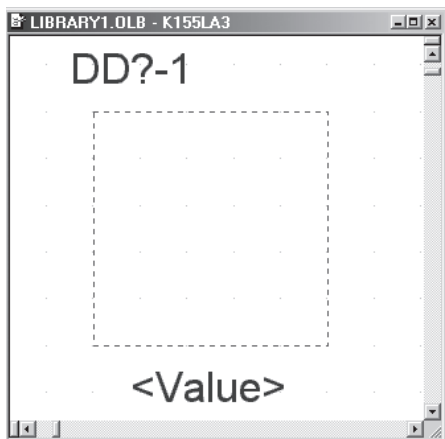


Рис. 7.2. Окно создания элемента

под образом, позиционное обозначение — над элементом. В заголовке окна редактора отображается название библиотеки и имя элемента (рис. 7.2). Если создается элемент, содержащий несколько логических моделей, то в окне редактора будет находиться первый модуль. Если это гомогенный элемент, то все редактирование, которое проводится с первым модулем элемента, будет автоматически распространяться на все модули элемента (исключая изменения номеров контактов). Если созда-

ется гетерогенный элемент, редактирование распространяется только на один модуль. Чтобы отредактировать другой модуль, нужно выбрать подкоманды **Next Part** или **Previous Part** из команды **View** главного меню. Чтобы просмотреть все модули элемента, следует выбрать команду **View/Package**, а щелкнув два раза по любому из модулей элемента, можно его и редактировать. Чтобы просмотреть всю информацию о элементе, нужно последовательно выбрать команды **View/Package**, **Edit/Properties**. На экране появится таблица, показывающая всю информацию о контактах.

Добавление графики. Чтобы изменить размер тела элемента, нужно выделить бордюр и растянуть его до нужных размеров. Как только определен размер тела, можно рисовать сам элемент. Вся графика должна находиться внутри бордюра. Если рисуется что-нибудь вне его, то бордюр автоматически изменит размер и включит графику. Чтобы добавить графику, следует пользоваться командами меню **Place/Line**, **Rectangle**, **Arc**, **Polyline** или кнопками рисования, расположенными на поле справа. Добавить текст можно командой **Place/Text**. В меню **Place** также находится команда включения IEEE символов. Текст и IEEE символы могут находиться вне самого тела элемента (рис. 7.3).

Размещение контактов. Есть несколько способов размещения контактов на элементе. Во-первых, это команда **Place/Pin**, во-вторых, — кнопка панели инструментов **Pintools**, которая устанавливается через команду главного меню **View**. Контакты должны касаться бордюра

элемента. Если бордюр и край тела совпадают, то контакты будут располагаться непосредственно на крае тела элемента, если этого нет, то они будут являться продолжением линий внутри тела (рис. 7.4). Для цифровых, цифроаналоговых и аналоговых микросхем бордюр должен совпадать с границей тела элемента.

При выборе команды **Place/Pin** появится диалоговое окно, в котором следует задать информацию о каждом контакте. Когда определены все характеристики контакта, то нажатием кнопки **OK** это окно закрывается и указателем мыши ставится контакт на нужное место. Чтобы зафиксировать контакт, нажимается левая клавиша мыши. Можно поставить сразу несколько контактов, каждый раз нажимая левую клавишу и размещая новый контакт. При этом имя и номер контакта назначаются автоматически с увеличением на единицу. Изменение свойств этих

контактов проводится по контекстному меню: нажатие правой клавиши и выбор пункта **Edit Properties**. Чтобы закончить размещение контактов, следует выбрать пункт **End mode** из контекстного меню правой клавиши или нажать клавишу **Esc**.

Задание характеристик контактов. Все характеристики контактов задаются через диалоговое окно **Place>Pin Dialog Box** (см. рис. 7.5).

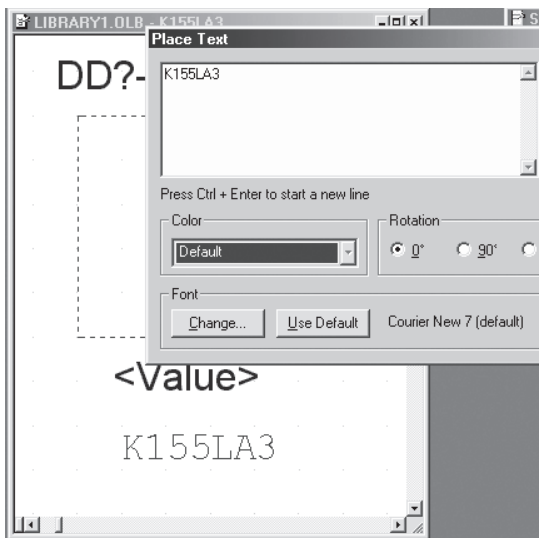


Рис. 7.3. Окно вставки текста

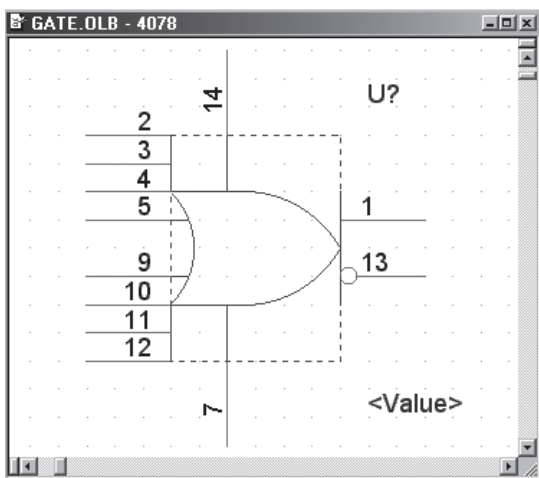


Рис. 7.4. Пример рисования элемента

Name — имя контакта, если контакт подсоединяется к шине, он должен иметь имя в форме **Busname [Range]**, например, **A[0..3]**. Если имя контакта имеет верхнюю черту, например, **Reset**, то имя набирается следующим образом **R\e\s\e\t**.

Number — номер контакта.

Width — ширина контакта. Если контакт подсоединяется к проводнику, то устанавливается **Scalar**, если к шине, то **Bus**.

Shape — форма контакта. Контакт в зависимости от несущей функции может принимать различное графическое изображение:

- **Dot** — инверсный;
- **Clock** — счетный;
- **Dot-Clock** — счетный с инверсией;
- **Zero** — контакт нулевой длины в узле сетки;
- **Short** — контакт длиной в один узел сетки;
- **Line** — контакт длиной в три узла сетки.

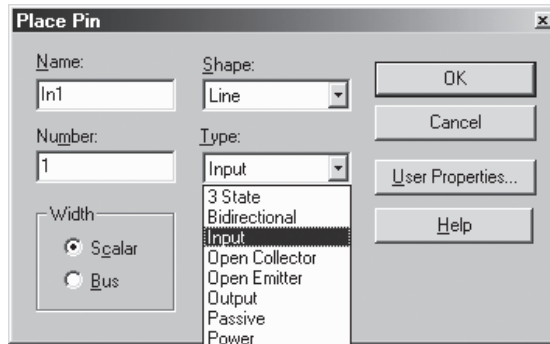


Рис. 7.5. Окно задания свойств контактов

Type — тип контакта. Выбирается из списка допустимых типов контакта:

- **3-State** — контакт имеет три возможных состояния: низкое, среднее и высокое сопротивление;
- **Bidirectional** — контакт может быть входным и выходным;
- **Input** — контакт, принимающий входной сигнал;
- **Open Collector** — открытый коллектор;
- **Open Emitter** — открытый эмиттер;
- **Output** — выходной;
- **Passive** — подсоединяется к пассивному устройству, не имеющему источника питания, например, контакт резистора;

— **Power** — контакт питания. Напряжение питания или земля. Эти контакты невидимы и не подсоединяются к шинам и проводам. Для отечественных элементов имя контакта питания обычно задается **+5V**, для импортных выглядит как **Vcc**. Земля условно обозначается **Gnd**.

Размещение группы контактов. Выбирается в главном меню команда **Place/Pin Array**, появляется диалоговое окно этой команды (рис. 7.6). В окне **Starting Name** задается имя контакта. Если имя контакта оканчивается на цифру, то она будет автоматически увеличиваться, если имя контакта задано только буквой, то имена будут одинаковые. В окне **Starting Number** задается стартовый номер первого контакта.

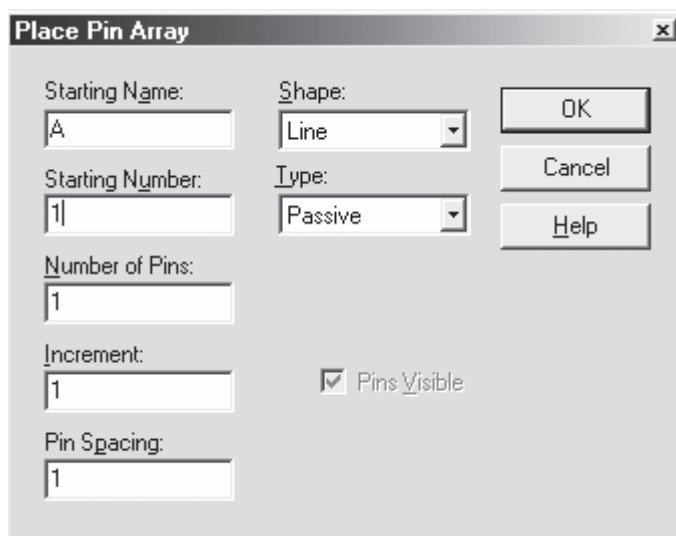


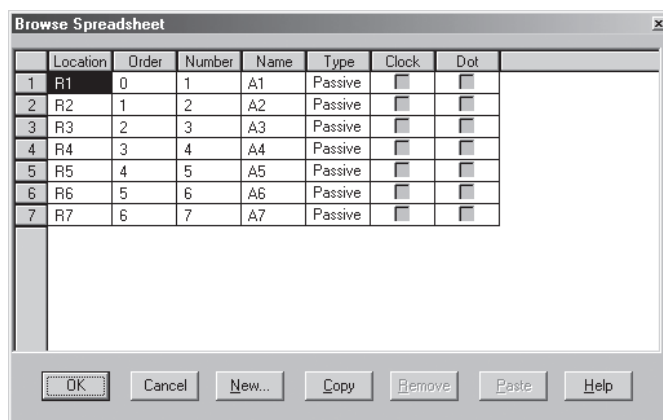
Рис. 7.6. Окно ввода данных о группе контактов

Строки ввода имеют значения:

- **Number of Pins** — количество контактов в группе;
- **Increment** — шаг увеличения номера контакта;
- **Pin Spacing** — расстояние между контактами в шагах сетки.

После закрытия окна нужно разместить указателем мыши группу контактов на теле элемента и зафиксировать их щелчком левой клавиши. Можно сделать несколько копий групп контактов, нажимая левую клавишу, и каждый раз имена и номера контактов будут увеличиваться относительно последней размещенной группы.

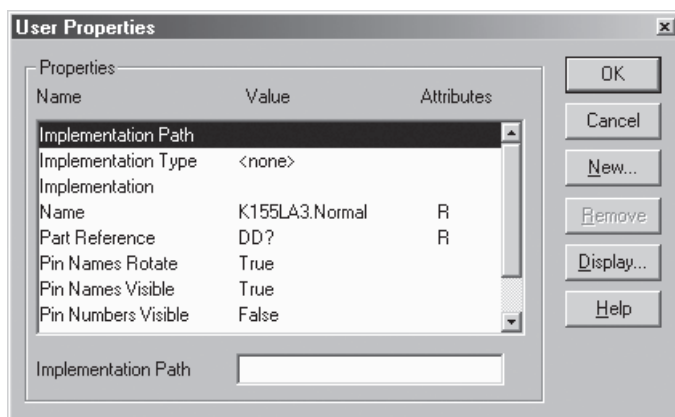
Если группа контактов длиннее, чем тело элемента, оно автоматически увеличивается. Выбор в контекстном меню пункта **End mode** — выход из этого режима. Чтобы редактировать сразу группу контактов, следует ее выделить и в меню Edit выбрать пункт **Properties**. В появившейся таблице (рис. 7.7) следует вставить в ячейки необходимые данные.



	Location	Order	Number	Name	Type	Clock	Dot
1	R1	0	1	A1	Passive	<input type="checkbox"/>	<input type="checkbox"/>
2	R2	1	2	A2	Passive	<input type="checkbox"/>	<input type="checkbox"/>
3	R3	2	3	A3	Passive	<input type="checkbox"/>	<input type="checkbox"/>
4	R4	3	4	A4	Passive	<input type="checkbox"/>	<input type="checkbox"/>
5	R5	4	5	A5	Passive	<input type="checkbox"/>	<input type="checkbox"/>
6	R6	5	6	A6	Passive	<input type="checkbox"/>	<input type="checkbox"/>
7	R7	6	7	A7	Passive	<input type="checkbox"/>	<input type="checkbox"/>

Рис. 7.7. Окно редактирования свойств группы контактов

Для просмотра и финального редактирования свойств созданного элемента в целом следует воспользоваться окном просмотра (рис. 7.8). Двойной щелчок мыши на строке вызывает таблицу, изображенную на рис. 7.7, выводит на экран дополнительное окно ввода или коррекции значения свойств элемента (рис. 7.8).



Name	Value	Attributes
Implementation Path		
Implementation Type	<none>	
Implementation Name		
Name	K155LA3.Normal	R
Part Reference	DD?	R
Pin Names Rotate	True	
Pin Names Visible	True	
Pin Numbers Visible	False	

Рис. 7.8. Окно просмотра свойств элемента

7.2. Домашнее задание

1. Согласно ЕСКД (ГОСТ) подготовить и нарисовать на листе бумаги (миллиметровке) условные графические изображения всех элементов выбранной принципиальной схемы.

2. Изучить набор команд и порядок создания графического элемента.

7.3. Лабораторное задание

1. Создать индивидуальную библиотеку графических символов в метрическом масштабе, используя гостированные обозначения элементов.

2. Последовательно, начиная с простых двухвыводных радиоэлементов (резистор, конденсатор, катушка индуктивности), создать и включить в библиотеку условные графические образы всех элементов принципиальной схемы.

3. Вывести эти элементы в одинаковом масштабе на шаблон рабочего листа с угловым штампом в редакторе Capture. Изображение рабочего листа показать преподавателю.

4. Все результаты выполненной лабораторной работы записываются на жесткий диск ПЭВМ в каталог USER/<Person>/Lab7 и отдельно сохраняются в архиве личного запоминающего устройства.

7.4. Содержание отчета

1. Цель работы.

2. Принципиальная схема проектируемого радиоэлектронного средства.

3. Краткие сведения об элементах принципиальной схемы:

- общее количество элементов;
- общее количество различных элементов;
- количество аналоговых элементов;
- количество цифровых элементов;
- количество многосекционных элементов;
- количество двухполюсных, трехполюсных, четырехполюсных и многополюсных элементов;
- количество гетерогенных элементов.

4. Лист домашнего задания с изображениями элементов по ЕСКД.
5. Краткое описание порядка создания одного аналогового и одного цифрового элемента принципиальной схемы.
6. Твердая копия рабочего листа (со штампом) с изображением всех элементов принципиальной схемы.
7. Состав пользовательской библиотеки с расшифровкой обозначений.
8. Конкретные выводы по пунктам лабораторной работы.

Контрольные вопросы

1. Дайте определение элемента, компонента, символа, корпуса элемента, условного графического изображения (УГО).
2. Что такое секция, однородный и неоднородный компоненты?
3. Как отображаются на принципиальной схеме однородные компоненты?
4. Что такое кэш проекта? Каким образом он связан с библиотекой элементов?
5. Каков порядок создания элементов?
6. В чем состоит отличие элемента от символа в редакторе OrCAD Capture?
7. Назовите возможные в системе OrCAD типы элементов.
8. Дайте определение и английское название следующих свойств элемента:
 - имя;
 - тип;
 - позиционное обозначение и его префикс;
 - имя типового корпуса;
 - секция однородного и неоднородного элементов;
 - псевдоним символа элемента;
 - вывод элемента.
9. Дайте определение и английское название следующих свойств вывода элемента:
 - тип вывода;
 - имя; номер и форма вывода;
 - видимость и атрибут вывода.

10. Какое свойство системы OrCAD определяет абсолютные размеры элемента?
11. Что такое символы IEEE и каким образом они создаются и используются?
12. Определите последовательность действий пользователя при конфигурировании OrCAD Capture в режиме разработки УГО элемента.

Лабораторная работа № 8.

Разработка принципиальной схемы РЭС

Цель работы: создание законченного изображения принципиальной схемы и приобретение навыков работы с графическим редактором OrCAD Capture.

Лабораторная работа № 8 по курсу «Основы компьютерного проектирования и моделирования РЭС» знакомит студентов с основными приемами ввода и редактирования графической информации об электронной схеме на примере выбранной принципиальной схемы. При выполнении студенты используют графический редактор OrCAD Capture в режиме формирования ПЭСх.

Работа состоит из четырех этапов: домашнего задания, коллоквиума, расчетно-экспериментальной части и оформления полученных результатов в виде отчета. В начале указаний к работе приводятся краткие пояснения по ее выполнению.

8.1. Создание принципиальной схемы проекта

Последовательность действий при создании принципиальной схемы такова:

- выбор структуры проекта;
- настройка конфигурации проекта;
- размещение символов компонентов и электрических цепей;
- использование иерархических блоков;
- размещение дополнительной графической информации и текста;
- использование макросов.

8.1.1. Структура принципиальной схемы проекта

Электрические схемы большинства проектов размещаются на нескольких страницах небольшого формата. Имеются два способа организации схем большого объема: плоские обычные *многостраничные* структуры и *иерархические* структуры.

Электрические цепи, расположенные на разных страницах многостраничной схемы, соединяются друг с другом с помощью межстраничных соединителей **Page connectors**, имеющих одинаковые имена. Все страницы таких схем содержатся в одной папке на одном и том же уровне. Их структура показывается в менеджере проекта. Именно такая структура выбирается студентом.

Конфигурирование проекта. Перед созданием проекта с использованием программы OrCAD Capture необходимо задать параметры его конфигурации с помощью трех подкоманд команды **Options** менеджера проектов:

По команде **Preferences** задаются параметры схемы, сохраняемые в файле конфигурации Capture.ini, которые инициализируются при каждом запуске программы OrCAD Capture. Изменения этих параметров вносятся в уже существующие схемы. Если проект выполнен в другой системе OrCAD, то во внимание будут приняты параметры, содержащиеся в текущем файле Capture.ini.

По команде **Design Template** задаются параметры схемы, устанавливаемые по умолчанию при создании всех новых проектов (они заносятся в раздел Design Template файла Capture.ini). Изменения этих параметров не вносятся в уже существующие схемы.

По команде **Design Properties** или **Schematic Page Properties** задаются параметры индивидуальной текущей схемы. Поскольку конфигурирование проекта в целом было выполнено в лабораторной работе № 7, то выполняется изменение параметров текущего проекта по названной команде, имеющей закладки **Fonts**, **Hierarchy**, **SDT Compatibility**, **Miscellaneous** (см. рис. 8.1).

Заметим, что при этом на закладке **Page Size** нельзя изменить параметр **Pin-to-Pin Spacing**, а на закладке **Miscellaneous** можно только просмотреть информацию о проекте или листе схемы.

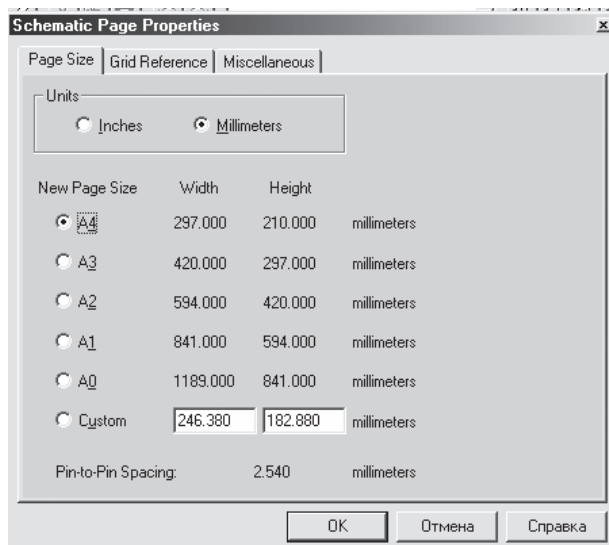



Рис. 8.1. Окно ввода параметров страницы проекта

8.1.2. Размещение символов компонентов и электрических цепей

Размещение символов компонентов. Библиотеки программы Capture содержат в себе символы компонентов, источников питания и «земли». Они размещаются на схеме по команде **Place/Part**, активизируемой также нажатием на пиктограмму  в меню инструментов. В диалоговом окне этой команды (рис. 8.2) сначала в списке **Libraries** выбирается имя одной или нескольких библиотек, содержание которых отображается на панели **Part** (для выбора нескольких библиотек нажимается и удерживается клавиша Ctrl). После этого на панели **Part** выбирается имя компонента, символ которого должен быть помещен на схему (если выбрано несколько библиотек, то после имени каждого компонента помещается символ/и затем имя библиотеки).

В разделе **Graphic** выбирается обычное (**Normal**) или эквивалентное изображение логических компонентов в стиле **DeMorgan (Convert)**. В разделе **Packaging** указывается номер секции компонента, после чего в расположенном ниже окне выводится изображение выбранной секции компонента с указанием номеров выводов его цоколевки (в строке **Parts per Pkg** указывается общее количество секций компонента).

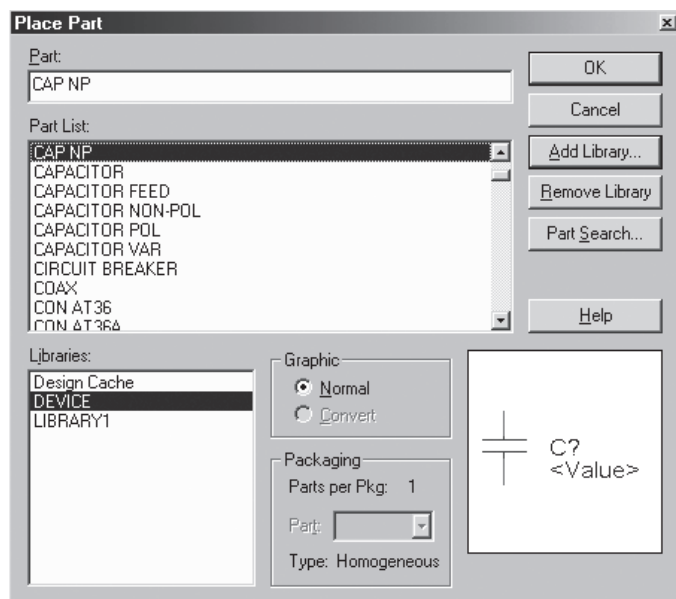
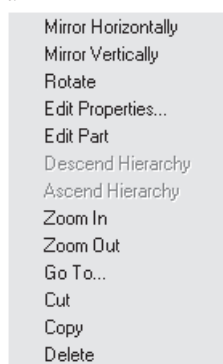


Рис. 8.2. Окно ввода символа

Нажатием на кнопку **Add Library** открывается диалоговое окно добавления библиотек в список **Libraries**, нажатие на кнопку **Remove Library** удаляет выбранную библиотеку из списка. Кнопка **Part Search** предназначена для поиска конкретного компонента в библиотеках из списка **Libraries**. После нажатия на кнопку **OK** символ выбранного компонента переносится на схему. Движением курсора компонент перемещается в нужное место схемы и фиксируется нажатием левой кнопки мыши. После этого на схеме может быть размещена еще одна копия этого же символа. Нажатие правой кнопки мыши открывает всплывающее меню (см. рис. 8.3, а), в котором дублируется вызов команд основного меню для вращения (**Rotate**), зеркального отображения (**Mirror**), изменения масштаба изображения (**Zoom**), редактирования параметров компонента (**Edit properties**) и ряда других. Завершение размещения на схеме символа выбранного компонента производится после выбора в этом меню команды **End Mode** или нажатия на клавишу **Esc**.

Если, не прерывая режима размещения символов компонентов, во всплывающем меню (см. рис. 8.3, б) выбрать команду **Edit Properties**, то выводится диалоговое окно редактирования параметров текущего элемента (см. рис. 8.4). В нем имеются следующие поля:

а



б

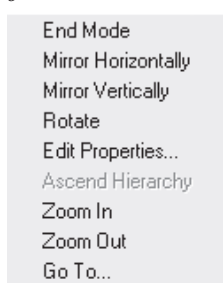


Рис. 8.3. Всплывающие меню:

а — при выборе элемента, б — при его размещении

Part Preference — позиционное обозначение компонента. Оно проставляется здесь вручную. Если на закладке **Miscellaneous** команды **Options>Preferences** выбран параметр **Automatically reference placed parts**, то выполняется автоматическое присваивание позиционных обозначений размещаемым на схеме компонентам.

На панели **PCB Footprint** можно выбрать или скорректировать имя корпуса компонента.

Переключатель **Power Pins Visible** указывает на необходимость отображения на схеме выводов «земли» и питания.

На панели **Primitive** выбирается тип компонента: **Yes** — элементарный (примитивный) компонент; **No** — компонент, имеющий иерархическую структуру, **Default** — устанавливается по умолчанию.

На панели **Packaging** указывается общее количество однотипных секций компонента и имя (номер) текущей секции.

Нажатие на кнопку **User Properties** открывает диалоговое окно просмотра и редактирования параметров элемента (см. рис. 7.8). Кнопка **Display** вызывает окно условий отображения параметров элемента на экране (см. рис. 8.5).

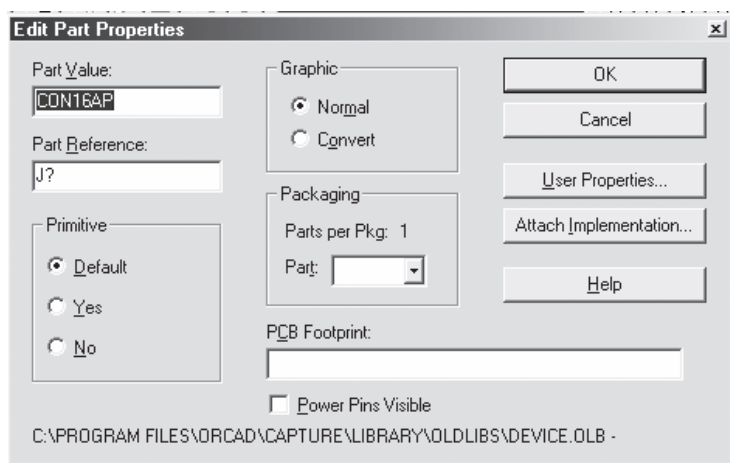


Рис. 8.4. Окно редактирования свойств элемента

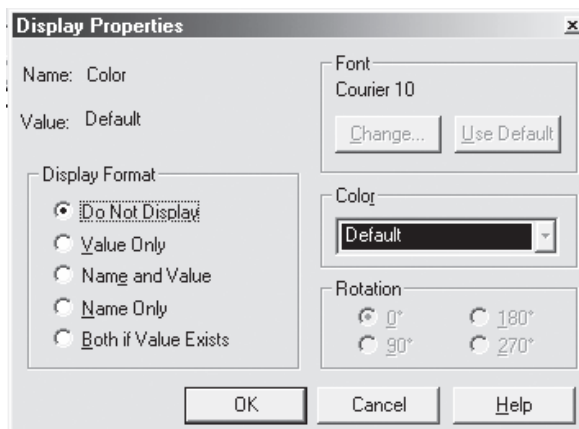


Рис. 8.5. Окно управления видимостью параметров элемента

Это окно может быть вызвано при просмотре и редактировании базы данных компонента.

Управление типом объекта, связанного с компонентом, выполняется с помощью окна **Attach Implementation** (рис. 8.6).

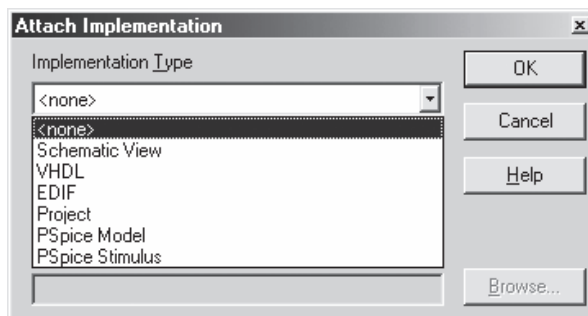


Рис. 8.6. Окно задания связей компонента с объектами

Выбор объектов. После выбора объекта или группы объектов можно выполнять различные операции, включая перемещение, копирование, удаление, зеркальное отображение, вращение, изменение масштаба и редактирование. При редактировании текстовых файлов, включая VHDL-файлы, используются стандартные приемы выделения объектов, принятые в MS Word и подобных программах. При редактировании графических файлов (принципиальных схем и символов отдельных компонентов) выделение отдельного объекта производится щелчком левой кнопки мыши при расположении курсора на выделя-

емом объекте (переход в режим выделения автоматически отмечается на панели инструментов высвечиванием иконки). Отмена выделения объекта производится щелчком мыши при расположении курсора на пустом месте экрана. Добавление объекта в выделенную группу объектов выполняется щелчком левой кнопки мыши при нажатой клавише **Ctrl**. Удаление объекта из выделенной группы также производится при нажатой клавише **Ctrl**. Кроме того, возможно выделение объектов, расположенных в окне (при этом перед «натягиванием» окна движением курсора при нажатой левой кнопке мыши необходимо включить режим выбора нажатием на соответствующую иконку). Выделение всех объектов листа принципиальной схемы производится по команде **Edit/Select All**. Выделение перекрывающихся объектов производится при нажатой клавише **Tab**.

Редактирование свойств объектов. Каждый объект принципиальной схемы имеет набор свойств (**Properties**), полностью определяющих его характеристики. К таким объектам относятся:

- **Hierarchical ports** — выводы иерархического элемента;
- **Off-page connectors** — соединители страниц схемы;
- **DRC marks** — символы ошибок;
- **Bookmarks** — закладки;
- **Parts** — элементы (включая иерархические блоки);
- **Nets** — цепи;
- **Pins** — выводы элементов;
- **Title block** — угловой штамп.

Каждая характеристика элемента имеет имя и соответствующее значение. Например, биполярный транзистор с позиционным обозначением **Q1** имеет атрибут **PCB Footprint** (тип корпуса), принимающий значение **TO-72**, атрибут **Implementation type** = **PSpice Model** (тип математической модели **PSpice**), атрибут **Implementation** (имя математической модели), принимающий значение **QKT315** и др.

Свойства (атрибуты) одного или нескольких компонентов схемы просматриваются и редактируются с помощью таблицы в окне **Property Editor** (см. рис. 8.7), вызываемого по команде **Edit/Properties** (активируется также из всплывающего меню или нажатием клавиш **Ctrl+E**).

Таблица содержит семь вкладок по числу типов объектов: **Parts**, **Schematics**, **Nets**, **Pins**, **Title Blocks**, **Globals**, **Ports** и **Aliases**. Для каждого объекта схемы отводится одна строка, в столбцах записываются их свойства. Некоторые свойства не име-

ют значений (**PCB Footprint**). Можно ввести свои (пользовательские) свойства по кнопке **New**. В новом столбце заштрихованная клетка готова к вводу значения. Если его не ввести, то при следующем запуске редактора пользовательские свойства исчезнут. Системные свойства из таблицы удалить нельзя, но их можно скрыть, сделав ширину столбцов нулевой (как в Excel). Черные ячейки редактированию не подлежат.



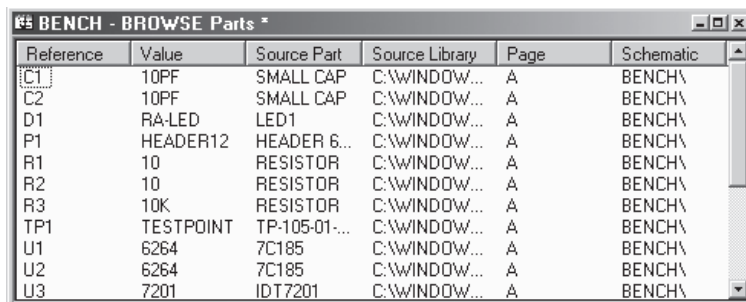
Рис. 8.7. Таблица базы данных компонента

Имеется также дополнительная возможность просмотра свойств объектов разных типов одного и того же проекта в электронной таблице, которая выводится на экран следующим образом: выполняется переход в менеджер проекта, выделяется одна или несколько схемных страниц и выполняется команда главного меню **Edit/Browse/Parts (Nets и т. д.)** Перед просмотром электронной таблицы (рис. 8.8) пользователь должен выбрать тип объектов:

instance — индивидуальные объекты, размещенные в текущем проекте;

occurrence — объекты, которые могут многократно использоваться в проекте.

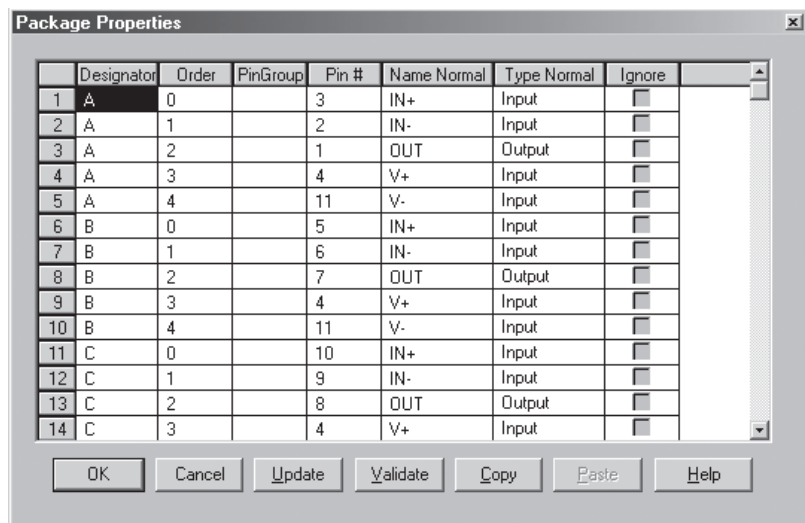
В электронных таблицах редактируются только свойства объектов типа **occurrence**, свойства объектов типа **instance** могут редактироваться только с помощью Property Editor. По этим таблицам легко найти на большой схеме нужный объект, дважды щелкнув по его имени.



Reference	Value	Source Part	Source Library	Page	Schematic
C1	10PF	SMALL CAP	C:\WINDOW...	A	BENCH\
C2	10PF	SMALL CAP	C:\WINDOW...	A	BENCH\
D1	RA-LED	LED1	C:\WINDOW...	A	BENCH\
P1	HEADER12	HEADER 6...	C:\WINDOW...	A	BENCH\
R1	10	RESISTOR	C:\WINDOW...	A	BENCH\
R2	10	RESISTOR	C:\WINDOW...	A	BENCH\
R3	10K	RESISTOR	C:\WINDOW...	A	BENCH\
TP1	TESTPOINT	TP-105-01...	C:\WINDOW...	A	BENCH\
U1	6264	7C185	C:\WINDOW...	A	BENCH\
U2	6264	7C185	C:\WINDOW...	A	BENCH\
U3	7201	IDT7201	C:\WINDOW...	A	BENCH\

Рис. 8.8. Окно просмотра базы данных проекта

Вторая дополнительная электронная таблица (рис. 8.9) содержит упаковочную информацию об элементе. Переход к ней выполняется за несколько шагов: сначала выделяется элемент (**Parts**), затем по команде главного меню **Edit/Parts** происходит переход в режим редактирования элемента (появляется окно, подобное окну на рис. 7.4), после этого выполняется команда **View/Package** и, наконец, нажатием клавиш **Ctrl+E** вызывается окно редактора упаковки элемента. Доступность редактирования упаковки в таблице отображается наличием соответствующих кнопок. Кнопка **Update** полезна в тех случаях, когда необходимо распространить изменения, внесенные в одну секцию, на все остальные. Кнопка **Validate** просматривает номера контактов и выводов одной секции для выявления их дублирования.




	Designator	Order	PinGroup	Pin #	Name Normal	Type Normal	Ignore
1	A	0		3	IN+	Input	<input type="checkbox"/>
2	A	1		2	IN-	Input	<input type="checkbox"/>
3	A	2		1	OUT	Output	<input type="checkbox"/>
4	A	3		4	V+	Input	<input type="checkbox"/>
5	A	4		11	V-	Input	<input type="checkbox"/>
6	B	0		5	IN+	Input	<input type="checkbox"/>
7	B	1		6	IN-	Input	<input type="checkbox"/>
8	B	2		7	OUT	Output	<input type="checkbox"/>
9	B	3		4	V+	Input	<input type="checkbox"/>
10	B	4		11	V-	Input	<input type="checkbox"/>
11	C	0		10	IN+	Input	<input type="checkbox"/>
12	C	1		9	IN-	Input	<input type="checkbox"/>
13	C	2		8	OUT	Output	<input type="checkbox"/>
14	C	3		4	V+	Input	<input type="checkbox"/>


Buttons: OK, Cancel, Update, Validate, Copy, Paste, Help

Рис. 8.9. Окно упаковки элемента проекта

Перемещение и изменение размеров графических объектов. У некоторых графических объектов, таких как проводники, шины (линии групповой связи), линии, эллипсы (в частности, окружности), прямоугольники и многоугольники, можно изменять размеры и форму. Все остальные объекты можно только передвигать, вращать, зеркально отображать и удалять. Редактируемые объекты предварительно нужно выбрать — в результате для каждого выбранного графического объекта на экране изображаются специальные знаки.


Размещение символов «земли» и источников питания. Символы «земли» и источников питания размещены в штатных библиотеках CAPSYM.OLB и SOURCE.OLB. Причем эти символы могут быть размещены на схеме только с помощью команд **Place/Ground** и **Place/Power**. Обе эти команды эквивалентны. При этом символы питания имеют видимые атрибуты их имен, которые можно изменять на панели **Name**, например можно указать имя **+5V** (по умолчанию это имя, отображаемое на схеме, совпадает с именем символа). Имена **Name** не имеют принципиального значения, они наносятся лишь для большей наглядности схемы. Символы «земли» и питания подключают к узлу с именем цепи **0** или к выводам компонентов, к которым они должны быть подсоединены (чтобы убедиться в этом, достаточно просмотреть файлы списков соединений с расширением **net** или заданий на моделирование — с расширением **cir**).

Размещение символов отсутствия соединений. По команде **Place/No connect** или нажатием на кнопку панели инструментов  наносятся символы отсутствия соединений **No-connect (NC)**, которые на схеме отображаются в виде символов **X**, подсоединенных к выводам компонентов. Выводы, помеченные такими символами, не включаются в отчеты сообщений об ошибках и в списки соединений. Символы **NC** не могут быть удалены нажатием на клавишу **Delete**, для их удаления нужно поверх символа **NC** разместить еще один такой же символ.

Размещение символов соединителей страниц. По команде **Place/Off-Page Connector** или нажатием на кнопку панели инструментов  открывается диалоговое окно для нанесения на схему символов соединителей страниц. В штатной библиотеке CAPSYM.OLB имеются два символа соединителей страниц **«L»** и **«R»**. На панели **Name** диалогового окна вводятся имена соединителей страниц, которые автоматически присваиваются именам подсоединяемым к ним цепей.


Цепи, расположенные на одной или разных страницах схемы и имеющие одинаковые имена, считаются электрически соединенными.

Размещение электрических цепей. Проводники цепей размещаются по команде **Place>Wire** нажатием комбинации клавиш Shift+W


или нажатием на кнопку  панели инструментов. Начало ввода цепи отмечается щелчком левой кнопки мыши, после чего курсор изменяет свою форму, приобретая вид креста. Цепь прокладывается движениями курсора. Каждый излом проводника фиксируется щелчком левой кнопки мыши. Таким образом, в цепи можно сделать ортогональные изломы под углами, кратными 90°. Ввод проводника под произвольным углом производится при нажатой клавише Shift. Ввод текущей цепи завершается, если ее конец совпадает с выводом компонента или любой точкой другой цепи. Принудительное завершение ввода цепи выполняется двойным щелчком левой кнопки мыши, после чего можно провести другой проводник. Режим ввода цепей завершается нажатием клавиши Esc или выбором строки **End Wire** во всплывающем меню, открываемом щелчком правой кнопки мыши.

Если цепи начинаются или заканчиваются в любой точке сегмента другого проводника или на выводе компонента, между ними устанавливается электрическое соединение. Признаком подсоединения цепи к выводу является изменение его формы — пропадание квадрата на его конце. Пересекающиеся сегменты проводников не соединяются друг с другом. Их соединение выполняется двояко:



- при прокладке пересекающего проводника нужно остановиться в точке соединения и дважды щелкнуть левой кнопкой мыши — в результате точка соединения будет помечена специальной точкой (junction);
- для соединения пересекающихся проводников курсор устанавливается в точку пересечения и выполняется команда **Place/Junction**, нажимается комбинация клавиш Shift+J

или кнопка на панели инструментов ; для отмены электрического соединения необходимо поверх точки соединения разместить другую такую же точку. Если при размещении компонентов на схеме один или несколько выводов соприкасаются, между ними устанавливается электрическое соединение, и если потом эти компоненты раздвинуть, то автоматически прокладывается проводник.

Если при перемещении компонента или фрагмента схемы закорачивается ряд цепей, то выводится предупреждающее сообщение и закороченные цепи высвечиваются. Для отмены этого перемещения необходимо нажать на кнопку ОК и затем выполнить команду **Edit/Undo Move**. Перемещение цепей без учета их электрических соединений производится при нажатой клавише Alt.

При размещении цепей им автоматически присваиваются системные имена, например N01049, которые невозможно изменить. Однако в списке соединений заносятся так называемые псевдонимы цепей (Alias), которые для выбранной цепи определяются по команде **Place/Net Alias**, инициируемой также нажатием комбинации Shift+N или нажатием на кнопку панели инструментов . Каждая цепь может иметь несколько псевдонимов, из которых в таблице Properties выбирается текущий псевдоним, который и используется при составлении списка соединений.

На схеме проводники изображаются линиями стандартной ширины 0,2 мм при масштабе 1:1 (изменить эту ширину невозможно). Линиями такой же толщины изображаются линии контуров символов компонентов и их выводы.

Размещение линий групповой связи (шин). Линии групповой связи (шины) вводятся по команде **Place/Bus** (Shift+B) или нажатием на кнопку панели инструментов . На схеме они изображаются более широкими линиями, чем проводники (рис. 8.10). Отводы отдельных цепей, наклоненные под углом 45°, вводятся по команде **Place>Bus Entry** (Shift+B) или нажатием на кнопку  по тем же правилам, что и отдельные цепи. При этом удобно копировать сегменты цепей, перетаскивая их при нажатой клавише Ctrl, сохраняя исходный объект неизменным. Имена (псевдонимы) шин и входящих в их состав цепей выполняются по команде **Place>Net Alias**, причем при простановке имен отдельных цепей их номера, предлагаемые в диалоговом окне команды, автоматиче-

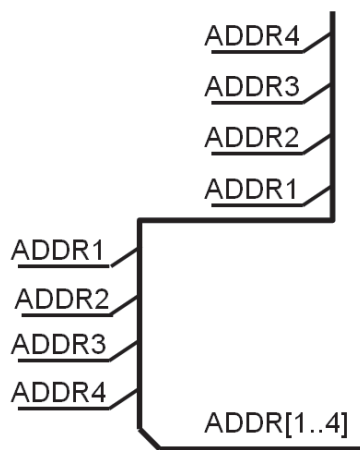




Рис. 8.10. Изображение шины

ски увеличиваются на единицу, например, ADDR1, ADDR2, ADDR3, ADDR3. Имя шины, состоящей из этих проводников, записывается по формату: ADDR [1... 4]. На схеме шины изображаются линиями стандартной ширины 0,8 мм (в масштабе 1:1).

8.1.3. Иерархические блоки


Любой фрагмент схемы можно оформить в виде иерархического блока, символ которого представляет собой прямоугольник, и затем разместить его на схеме, что позволяет уменьшить ее размеры. Другое применение иерархических блоков — представление с их помощью повторяющихся фрагментов схем: различных фильтров, усилителей, выпрямителей, сумматоров и т. п. Иерархический блок размещается на схеме по команде **Place/Hierarchical Block** или нажатием на кнопку  панели инструментов. В диалоговом окне этой команды имеются следующие панели:

- **Reference** — позиционное обозначение иерархического блока;
- **Implementation Type** — тип иерархического блока, принимающий значения:
 - **Schematic View** — схема объекта;
 - **VHDL** — описание на языке VHDL;
 - **EDIF** — список соединений в формате EDIF;
- **Implementation name** — имя иерархического блока;
- **Path and filename** — полное имя файла, в котором находится описание иерархического блока (не указывается, если файл размещается в каталоге текущего проекта, в этом случае в качестве имени его папки принимается имя иерархического блока);
- **Primitive** — тип блока: **Yes** — элементарный блок; **No** — блок, имеющий иерархическую структуру, **Default** — устанавливается по умолчанию (в соответствии с настройкой конфигурации на закладке **Hierarchy** команды **Options>Design Template**);
- **User Properties** — открытие диалогового окна для ввода дополнительных параметров блока.

После закрытия этого окна курсором на схеме наносятся прямоугольные контуры символа иерархического блока и по команде **Place>Hierarchical Pin** или нажатием на кнопку панели инструментов  вводятся выводы этого блока. В диалоговом окне команды

указываются: на панели **Name** — имя вывода; в графе **Type** — тип вывода (см. рис. 8.5); на панели **Width** выбирается тип цепи, подключаемой к выводу: **Scalar** — одиночная цепь; **Bus** — шина.

Чтобы не открывать это окно каждый раз при размещении нового вывода, можно разместить все выводы блока одного типа, а затем отредактировать таблицу всех выводов, выбрав строку **Edit Properties** во всплывающем меню.

После завершения команды **Place/Hierarchical Block** автоматически создается папка с указанным именем. В эту папку необходимо поместить описание иерархического блока в виде его схемы замещения (если выбран тип блока **Schematic View**) или текстового описания на языке VHDL. Цепям, которые подключаются к выводам иерархического блока, присваиваются имена, совпадающие с именами соответствующих выводов. По команде **Place/Hierarchical Port** или нажатием на кнопку панели инструментов  вводятся внешние порты схемы этого блока (имена портов также должны совпадать с именами соответствующих выводов, чтобы обеспечить их электрическое соединение).

8.1.4. Использование макросов

В редакторе схем имеется возможность записать последовательность выполнения отдельных команд в файл, который называется файлом макрокоманд, и затем повторно выполнять их. Например, в такой файл можно записать команды прокладки цепи и размещения ее имени. Созданный файл макрокоманд записывается во временную память. Такой файл можно выполнить только в течение текущей сессии работы в редакторе Capture. Чтобы присвоить этому файлу уникальное имя, необходимо указать его в диалоговом окне **Configure Macro**. В связи с тем, что файлами макрокоманд можно пользоваться только в пределах одной страницы схемы, в них нельзя записывать следующие команды:

- переход на другой уровень иерархии **Ascend** и **Descend**;
- редактирование компонентов **Place/Edit Part**.

Координаты объектов, записанных в макрофайл, отсчитываются относительно расположения курсора при выполнении последней команды перед записью в этот файл. Запись в макрофайл выполняется в следующей последовательности:

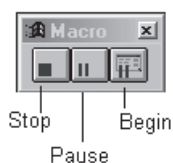


Рис. 8.11.
Управление за-
писью макро-
файла

Шаг 1. Щелчком левой кнопки мыши отмечается точка на странице схемы, относительно которой будет производиться отсчет координат макрофайла.

Шаг 2. По команде **Macro/Record**, дублируемой нажатием клавиши F7, открывается строка инструментов записи макрофайла, содержащая три кнопки и показанная на рис. 8.11.

Шаг 3. Нажатием правой кнопки в строке инструментов включается режим записи команд в макрофайл и выполняется последовательность команд. Нажатие средней кнопки приостанавливает запись команд. Создание макрофайла завершается нажатием левой кнопки.

Для выполнения макрофайла щелчком левой кнопки мыши отмечается точка на схеме, с которой будет совмещено начало координат макрофайла, и выполняется команда **Macro/Play**, дублируемая нажатием клавиши F8. Для присвоения имени макрофайлу и выбора его для выполнения по команде **Macro/Configure**, дублируемой нажатием клавиши F9, открывается диалоговое окно конфигурации макрофайлов. Окно содержит следующие панели:

- **Macro Name** — имя макрофайла;
- **Configured Macros** — отображение списка доступных макрофайлов, в котором указывается имя выполняемого макрофайла;
- **Close** — закрытие диалогового окна;
- **Record** — закрытие диалогового окна и начало записи команд в макрофайл;
- **Play** — выполнение макрофайла;
- **Add** — добавление в список макрофайлов еще одного имени;
- **Remove** — удаление из списка имени макрофайла;
- **Save** — сохранение изменений в текущем макрофайле с тем же именем;
- **Save As** — сохранение изменений в текущем макрофайле с новым именем;
- **Keyboard Assignment** — назначение «горячих» клавиш для выполнения макрофайла, например, M1, M2 или Ctrl+1;
- **Menu Assignment** — спецификация меню, ассоциируемого с текущим макрофайлом;
- **Description** — описание макрофайла.

Примеры полезных макрофайлов размещены в каталоге \CAPTURE\MACROS.

8.1.5. Проверка правильности ввода схемы

Для продолжения проектирования после создания его схемного или текстового описания выполняется команда **Tools/Create Netlist** менеджера проектов. При выполнении моделирования с помощью OrCAD PSpice или OrCAD Express эта команда загружается автоматически; для передачи данных в программу OrCAD Layout и в другие программы (всего до 40 различных списков соединений) эта команда загружается вручную.

Перед выполнением моделирования нужно упорядочить простановку позиционных обозначений компонентов (исключить повторы, проставить позиционные обозначения на схеме по порядку в направлении слева-направо и сверху-вниз), а перед разработкой печатной платы необходимо произвести упаковку секций компонентов в корпуса. Эти операции выполняет команда **Tools/Annotate** менеджера проектов.

Перед созданием списка соединений необходимо выполнить команду **Tools/Design Rules Check (DRC)** для выявления ошибок в схеме. Отчет о проверке заносится в файл с расширением drc и дублируется в файле протокола Session Log (по указанию пользователя места расположения ошибок отмечаются на схеме специальными DRC-маркерами). В отчеты заносятся сообщения о нарушениях правил проектирования двух типов:

- **Errors** — ошибки, которые обязательно должны быть исправлены;
- **Warnings** — предупреждения, которые могут привести к ошибкам.

После запуска команды **Design Rules Check** открывается диалоговое окно для задания правил проверки, которое имеет две закладки (см. рис. 8.12). На закладке **Design Rules Check** определяется, какая информация включается в отчет о проверке: **Scope** — проверка всего проекта (**Check entire design**), выбранной страницы или нескольких страниц (**Check selection**); **Action** — проверка соблюдения всех правил проектирования (**Check design rules**) или удаление со схемы нанесенных ранее DRC-маркеров; **Report** (выбор информации, включаемой в отчет): **Create DRC markers for warnings** — размещение символов DRC для предупреждения о возможных ошибках в соответствии с правилами, заданными в таблице ERC (в местах

возникновения безусловных ошибок DRC-маркеры проставляются всегда); **Check hierarchical port connections** — проверка совпадения имен иерархических выводов и соответствующих иерархических портов их схем замещения, совпадения их общего количества и типов всех выводов;

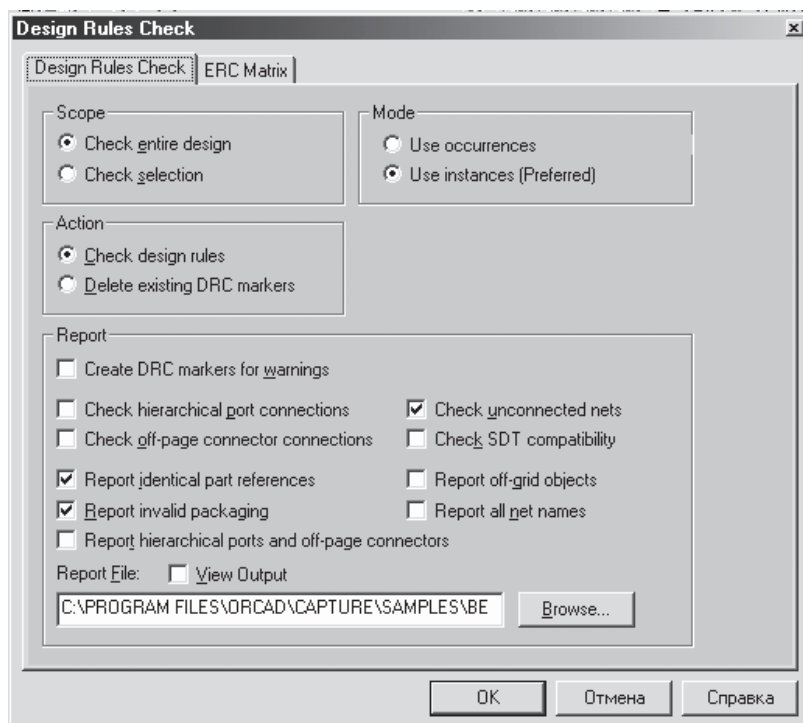


Рис. 8.12. Окно настройки проверки DRC

Check off-page connector connections — проверка совпадения имен соединяемых между собой межстраничных соединителей, расположенных на разных страницах схемы; **Report identical part references** — включение в отчет списка компонентов, имеющих одинаковые позиционные обозначения; **Report invalid packaging** — включение в отчет списка компонентов, имеющих одинаковые корпуса, но разную упаковочную информацию; **Report hierarchical ports and off-page connectors** — составление списка всех портов иерархических блоков и межстраничных соединителей; **Check unconnected nets** — выявление цепей, каждая из которых не соединена по крайней мере с двумя выводами компо-

нентов или не подключена к источникам внешних сигналов, а также цепей, имеющих на разных страницах схемы одинаковые имена, но к которым не подключены межстраничные соединители или иерархические порты; **Check SDT compatibility** — проверка совместимости с графическим редактором принципиальных схем OrCAD SDT для DOS (эта совместимость необходима, если предполагается сохранить схему проекта в формате OrCAD SDT); **Report off-grid objects** — составление списка имен и координат объектов, расположенных не в узлах сетки; **Report all net names** — составление списка всех имен цепей; **Report File** — присвоение имени файла отчета (по умолчанию его имя совпадает с именем проекта, расширение имени файла стандартное — drc); **View Output** — просмотр на экране результатов проверки.

На закладке **ERC Matrix** устанавливаются правила проверок, которые записываются в виде матрицы Electrical Rules Check. На строках и столбцах матрицы указаны типы выводов компонентов и различных портов. Незакрашенная ячейка означает разрешение соединения соответствующих выводов, предупреждения отмечаются символом **W**, ошибки — символом **E**. Перед выполнением команды **Design Rules Check** необходимо отредактировать содержание матрицы ERC в соответствии с особенностями текущего проекта.

8.1.6. Создание списка соединений

После исправления обнаруженных ошибок можно выполнить команду Tools>Create Netlist для составления списка соединений проекта. В диалоговом окне этой команды имеется 9 закладок для выбора формата списка соединений (см. рис. 8.13). Первые 8 закладок связаны с определенными форматами: **EDIF 200** — формат Electronic Data Interchange Format, имеющий две разновидности: с поддержкой (hierarchical netlist) или без поддержки (flat netlist) иерархической структуры (в зависимости от выбранной конфигурации системы); **PSpice** (net-файлы), **SPICE** (cir-файлы) — формат программ моделирования PSpice и SPICE (иерархические блоки в них представляются в виде макромоделей с помощью директивы.SUBCKT); **VHDL** (vhd-файлы), **Verilog** (v-файлы) — описания цифровых устройств на языках VHDL и Verilog; **Layout** — список соединений проекта в формате программы разработки печатных плат OrCAD Layout (бинарные mnl-файлы);

INF — передача данных в старую версию DOS-программы моделирования OrCAD Digital Simulation Tools 386+ (inf-файлы).

В зависимости от выбранного формата следует провести настройку формы выходного файла в соответствии с особенностями проекта. Например, для формата OrCAD Layout (рис. 8.13) включение опции **Run ECO to Layout** приведет к автоматической передаче в программу разработки печатной платы OrCAD Layout нового (измененного) файла с расширением mnl, при этом ранее в редактор Layout должна быть загружена старая плата). Нажатием на девятую закладку **Other** можно выбрать еще около 40 форматов, из которых наиболее известны следующие: **Allegro**, **EEDesigner**, **Intergraph**, **HiLo**, **Mentor**, **PADS**, **P-CAD**, **Scicards**, **Tango**, **VST**.

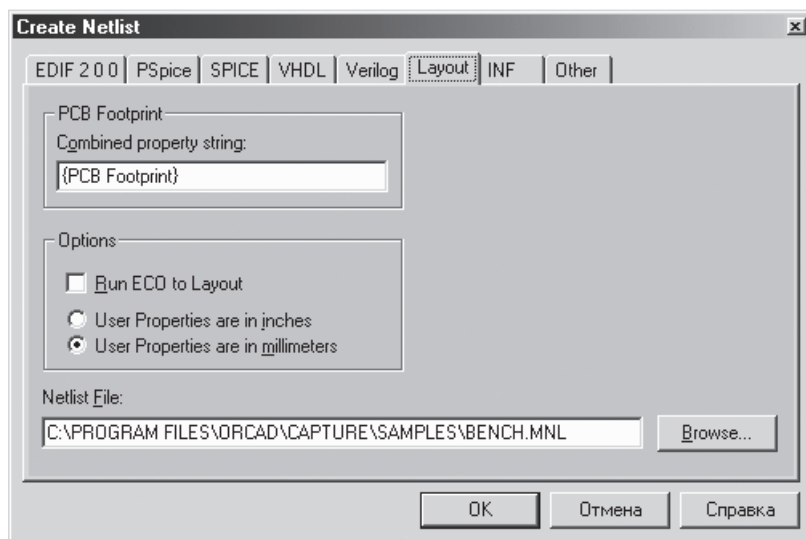


Рис. 8.13. Окно выбора формата списка цепей

8.2. Домашнее задание

1. Согласно ЕСКД (ГОСТ) подготовить и нарисовать на листе бумаги (миллиметровке) формата А4 выбранную принципиальную схему со всеми позиционными обозначениями и параметрами элементов.

2. Ознакомиться с набором команд менеджера проектов, изучить набор команды **Place** и соответствующие кнопки инструментального меню.

8.3. Лабораторное задание

1. Провести конфигурирование проекта согласно п. 8.1.1.
2. Выбрать шаблон с угловым штампом для ввода принципиальной схемы.
3. Последовательно выбирая все элементы принципиальной схемы из собственной библиотеки, вывести на рабочее поле, расположив их согласно рисунку, сделанному в домашнем задании. При установке элементов рекомендуется вводить их позиционные обозначения и номиналы, редактируя размер шрифта.
4. Выполнить соединение установленных элементов согласно правилам, приведенным в п. 8.1.2. Присвоить входным, выходным и силовым цепям дополнительные названия (**Aliases**).
5. Заполнить угловой штамп индивидуальными сведениями.
6. Выполнить проверку правильности создания принципиальной схемы с использованием команды **DRC** согласно пояснениям, приведенным в п. 8.1.5. Провести исправления ошибок. Показать готовый проект и текстовый файл проверки преподавателю.
7. Создать список соединений готовой принципиальной схемы согласно пояснениям, приведенным в п. 8.1.6 в нескольких форматах: бинарный mnl-файл для последующей разводки (вкладка Layout), текстовый sig-файл для моделирования (вкладка PSPICE).
8. Создать текстовый bom-файл со списком использованных в проекте компонентов (команда менеджера проектов **Tools/Bill of Materials**). Показать полученные текстовые файлы преподавателю.
9. Сохранить готовый проект на жестком диске ПЭВМ в каталог USER/<Person>/Lab8 и отдельно в архиве личного запоминающего устройства.

8.4. Содержание отчета

1. Цель работы.
2. Краткие сведения о принципиальной схеме:
 - назначение;
 - количество компонентов и цепей;
 - питающие напряжения, входные и выходные сигналы.

3. Рисунок принципиальной схемы из домашнего задания.
4. Состав пунктов команды **Place** с пояснениями их функций.
5. Краткое описание порядка ввода принципиальной схемы.
6. Состав пунктов проверки DRC и изображение матрицы ERC Matrix.
7. Твердая копия рабочего листа (со штампом) принципиальной схемы.
8. Распечатки текстовых файлов: `cir`-файл для моделирования схемы; `bot`-файл со списком компонентов; `xrf`-файл для проверки всех элементов схемы на позиционные номера и имена.
9. Конкретные выводы по всем пунктам лабораторного задания.

Контрольные вопросы

1. Поясните команды конфигурирования проекта.
2. Что такое кэш проекта?
3. Каков порядок ввода принципиальной схемы?
4. В чем отличие ввода элементов «земли» и питания от ввода других элементов?
5. Каков порядок ввода иерархических элементов?
6. В чем отличие иерархических портов и контактов?
7. Каким образом на принципиальную схему вводятся шины?
8. Как избавиться от неправильного закорачивания проводников?
9. Приведите порядок создания и использования макрофайла.
10. Какие команды служат для масштабирования и перемещения по схеме?
11. Укажите не менее двух вариантов поиска элемента на схеме.
12. Каким образом проверяется правильность ввода принципиальной схемы?
13. Как связаны типы проектов с возможными для них форматами списков соединений?
14. С какой целью в проекте используется несколько имен одной и той же цепи?
15. Как разрешается конфликт в именах цепей?
16. Что такое экспорт и импорт данных в OrCAD?

17. Каким образом составляется матрица электрических проверок ERC Matrix? Показать на примере своей схемы.
18. Как разрешается нестыковка метрического масштаба схемы и дюймового масштаба элемента?
19. Какие библиотеки содержат набор типовых символов компонентов?
20. В чем отличие контекстных меню при выделении и установке элемента на рабочее поле схемной страницы?

Лабораторная работа № 9.

Создание корпуса нового элемента

Цель работы: создание собственной библиотеки корпусов элементов, используемых в выбранной принципиальной схеме, и приобретение навыков работы с менеджером библиотек корпусов.

Лабораторная работа № 9 по курсу «Основы компьютерного проектирования и моделирования РЭС» знакомит студентов с основными приемами разработки посадочных мест и корпусов компонентов на примере выбранной студентом принципиальной схемы. При выполнении студенты используют графический редактор OrCAD Layout в режиме разработки посадочных мест.

Работа состоит из четырех этапов: домашнего задания, коллоквиума, расчетно-экспериментальной части и оформления отчета о полученных результатах. В начале методических указаний к работе приводятся краткие пояснения по ее выполнению.

9.1. Создание корпуса элемента

Последовательность действий при создании корпуса такова:

- выбор библиотеки;
- просмотр и коррекция стека контактных площадок;
- размещение контактных площадок;
- создание шаблона корпуса;
- проверка правильности создания корпуса.

Выбор библиотеки. Существующая библиотека корпусов и контактных площадок (например, Layout.llb) открывается из редактора Layout по команде **File/Open**. По расширению llb выбирается библиотека из имеющихся в рабочем каталоге (см. рис. 9.1). На экране появляется изображение всех корпусов, вставленных в эту библиотеку. Следует

выбрать встроенную библиотеку Layout.lib, содержащую наборы (стеки) контактных площадок (TP1, TP2, ...) и переходных отверстий (Via).

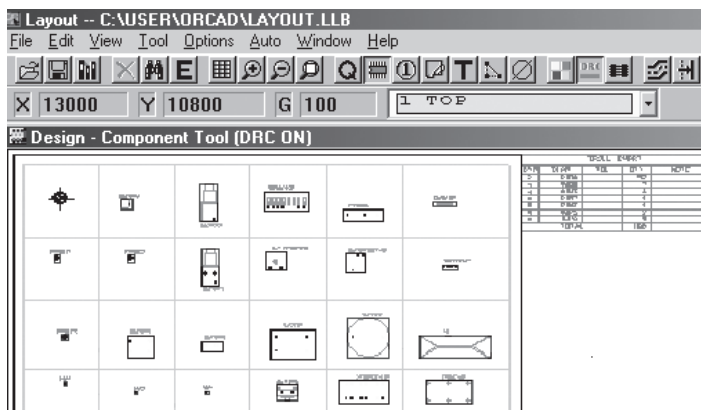


Рис. 9.1. Фрагмент содержимого библиотеки Layout.lib

Новая библиотека создается по команде **File/New/Library**. По умолчанию она называется Library1.lib, имя можно изменить обычным способом. Эта библиотека также должна быть установлена в рабочем каталоге USER/<Person>/Lab9. Кроме того, имеется дополнительная возможность создать новую библиотеку при сохранении на диске любого, в том числе и первого корпуса.

Установка основных параметров. Окно библиотеки Layout.lib закрывается по команде **File/Exit**. Далее выбирается пункт меню **Tools>Library Manager**. Появляется окно редактирования и создания посадочного места элемента (рис. 9.2).

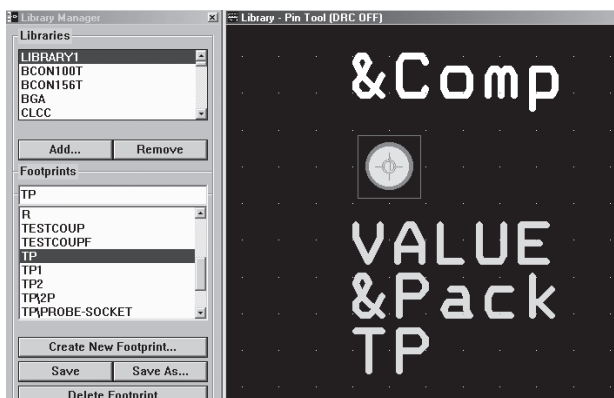


Рис. 9.2. Окно менеджера библиотеки и редактирования посадочного места

В начале работы оно пустое, при выборе библиотеки Layout1.llb оно представляет условные посадочные места и образы простейших корпусов.

Выбрав команду в главном меню **Options/System Settings**, устанавливают основные системные параметры: единицы измерения, шаг сетки, шаг угла поворота и другие параметры редактора Layout (рис. 9.3).

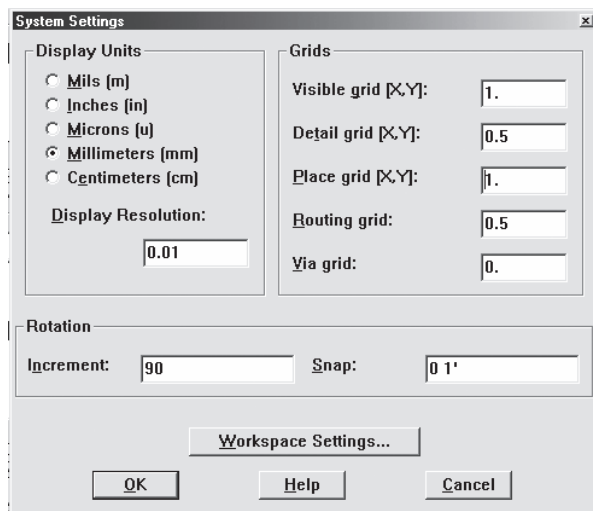


Рис. 9.3. Установка параметров редактора Layout

Для преобразования дюймовых библиотек в метрические следует использовать кнопку **Workspace Settings** (рис. 9.3). В этом окне можно преобразовать библиотеку из одного масштаба в другой, нажав кнопку **Convert** (рис. 9.4).

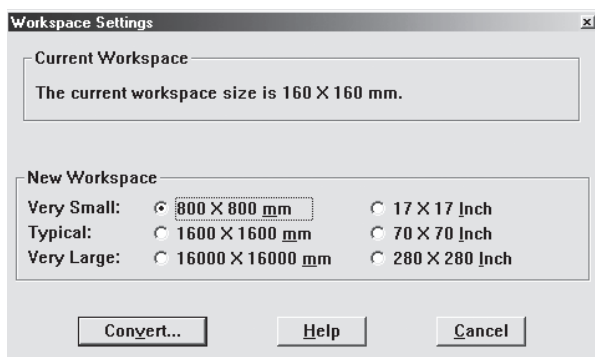
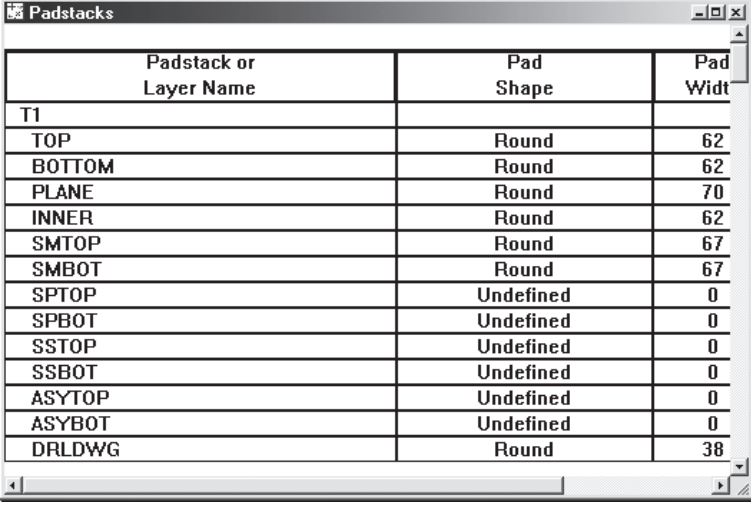


Рис. 9.4. Задание размера платы и преобразования масштабов

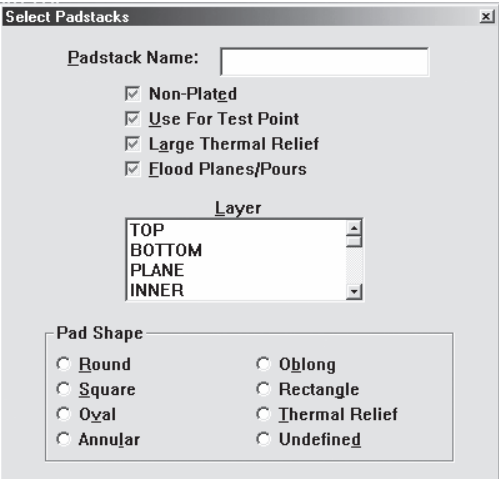
Просмотр и коррекция стека контактных площадок. Просмотр таблицы контактных площадок можно выполнить по команде **View/Database Spreadsheets.../Padstacks** (рис. 9.5).



Padstack or Layer Name	Pad Shape	Pad Width
T1		
TOP	Round	62
BOTTOM	Round	62
PLANE	Round	70
INNER	Round	62
SMTOP	Round	67
SMBOT	Round	67
SPTOP	Undefined	0
SPBOT	Undefined	0
SSTOP	Undefined	0
SSBOT	Undefined	0
ASYTOP	Undefined	0
ASYBOT	Undefined	0
DRLDWG	Round	38

Рис. 9.5. Таблица стеков контактных площадок

Поиск того или иного стека контактных площадок в этой таблице проводится по команде **Edit/Select Any...** или **Tool/Padstack/Select from Database Spreadsheets...** Окно поиска стека в этой таблице показано на рис. 9.6.



Select Padstacks

Padstack Name:

☒ Non-Plated
☒ Use For Test Point
☒ Large Thermal Relief
☒ Flood Planes/Pours

Layer

TOP
BOTTOM
PLANE
INNER

Pad Shape

☐ Round ☐ Oblong
☐ Square ☐ Rectangle
☐ Oval ☐ Thermal Relief
☐ Annular ☐ Undefined

Рис. 9.6. Окно поиска стека в таблице

С помощью команды главного меню **Tool/Padstack** можно создать новый стек, записать его в свою библиотеку, удалить из нее ненужный стек.

При выборе стека будут выделены все его слои. Для редактирования стека нужно подвести курсор на имя стека, дважды щелкнуть левой клавишей мыши. Откроется окно редактирования стека (рис. 9.7). Содержимое окна имеет следующие параметры стека: **Padstack** — подробное имя нового или измененного стека; **Number of padstack layers** — количество выбранных слоев.

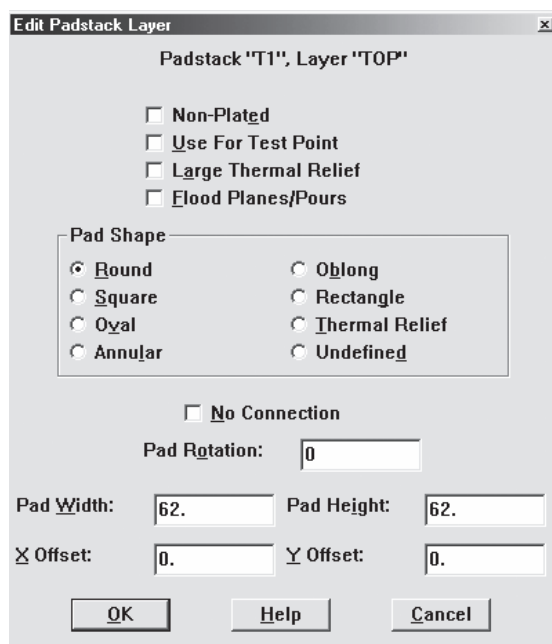


Рис. 9.7. Окно редактирования стека

Свойства контактных площадок и переходных отверстий: **Non-plated** — непокрытое металлом сквозное отверстие; **Use for test point** — переходное отверстие определяется как контрольная точка; **Large thermal relief** — выбор большой термальной площадки; **Flood planes/pours** — признак заполнения термоплощадки медью.

Панель **Pad Shape** содержит набор форм контактных площадок и переходных отверстий: **Round** — круглая; **Square** — квадратная; **Oval** — овальная; **Annular** — кольцевая; **Oblong** — продолговатая со скругленными краями; **Rectangle** — прямоугольная; **Thermal**

relief — тепловая площадка;
Undefined — площадка SMT, которая не определяется на всех других слоях.

Признак **No connection** — блокировка разводки к этой контактной площадке.

Параметры **Pad with**, **Pad height**, **X offset**, **Y offset** понятны без дальнейших пояснений.

Кроме общего окна, для всего стека в системе имеется окно редактирования отдельных слоев контактных площадок, полностью похожее на то, которое представлено на рис. 9.7.

Создание посадочного места. После редактирования стеков контактных площадок нужно перейти к созданию посадочного места. В менеджере библиотеки (см. рис. 9.2) нажимается соответствующая кнопка и на экране появляется окно ввода имени (рис. 9.8). Основное назначение этого окна — выбор масштаба линейных размеров. В окне редактора посадочного места на рис. 9.2 появляется посадочное место, состоящее из одной контактной площадки (по умолчанию TP1). Выделив эту площадку и выбрав пункт **Properties** в контекстном меню, можно открыть окно редактора отдельной контактной площадки посадочного места (рис. 9.9).

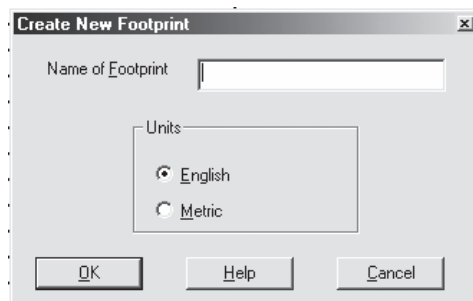


Рис. 9.8. Окно ввода имени посадочного места

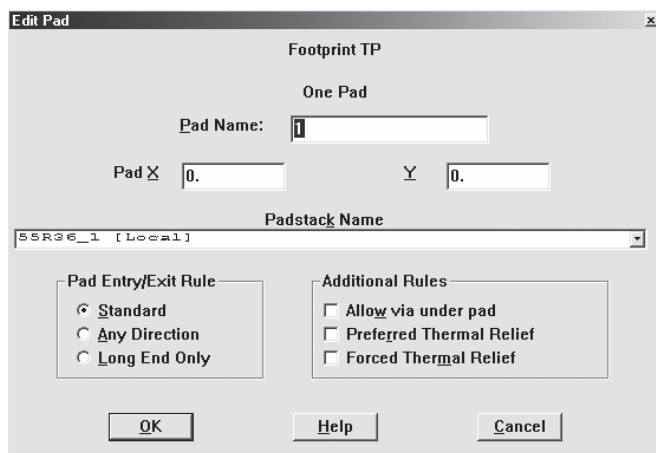


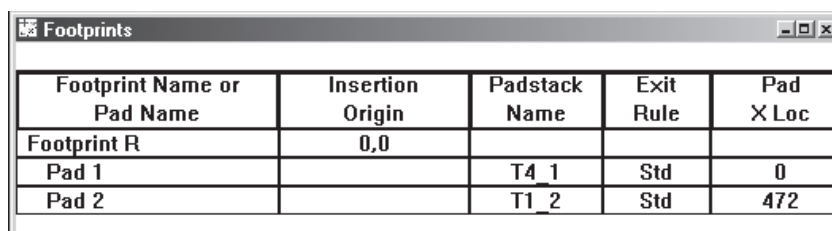
Рис. 9.9. Окно редактирования отдельной контактной площадки

В этом окне показывается количество контактных площадок, выбранных для редактирования. В нем можно задать свойства контактной площадки: **Pad name** — уникальное (обычно, номер) имя контактной площадки; **Pad X, Y** — координаты контакта в посадочном месте; **Padstack name** — выбор контактной площадки из списка стеков. Его можно не менять.

На панели **Pad entry/exit rule** выбираются правила трассировки проводников к или от контактной площадки: **Standard** — свободный выбор направления, кроме некоторых случаев; **Any direction** — без ограничений; **Long end only** — разводка только от длинного торца контактной площадки.

На панели **Addition Rules** задаются дополнительные правила: **Allow via under pad** — снятие запрета на установку переходного отверстия под SMT-площадкой; **Preferred thermal relief** — преимущественное создание тепловой защиты; **Forced thermal relief** — принудительная тепловая защита контактной площадки.

Для показа и редактирования таблицы посадочного места выбирается команда **Tool/Footprint> Select from Spreadsheets...** На экране появится таблица, которая достаточно просто редактируется (рис. 9.10). Указатель мыши ставится в соответствующую клетку и дважды нажимается левая клавиша. Появляется окно редактирования того свойства, которое было выбрано.



Footprint Name or Pad Name	Insertion Origin	Padstack Name	Exit Rule	Pad X Loc
Footprint R	0,0			
Pad 1		T4_1	Std	0
Pad 2		T1_2	Std	472

Рис. 9.10. Таблица свойств контактных площадок посадочного места

В качестве такого окна используется одно и то же окно редактирования всего посадочного места с учетом скрытия нередатируемых свойств (рис. 9.11). Это окно почти целиком совпадает по набору свойств с окном редактирования контактных площадок (см. рис. 9.9).

Редактирование препятствий. Для нанесения на посадочное место границ корпусов и других препятствий служит окно **Edit Obstacle** (см. рис. 9.12). Оно содержит следующие параметры настройки:

Obstacle type — тип препятствия, раскрываемый список которых содержит следующие строки:

- **Free track** — некоторая свободная замкнутая область. Может быть соединена с любой цепью или ножкой компонента. Не влияет на размещение;
- **Cooper area** — заполненная медью зона. Не влияет на размещение;

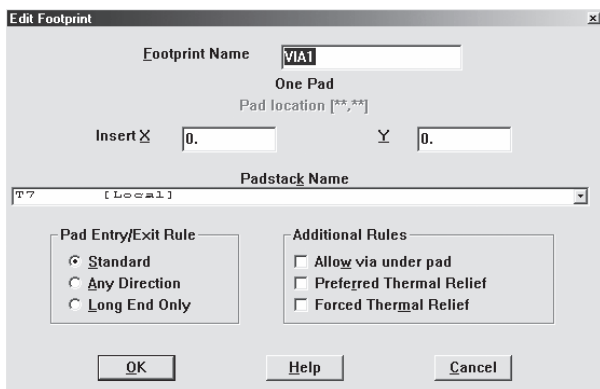


Рис. 9.11. Окно редактирования свойств посадочного места

- **Anti-cooper** — свободная от меди зона;
- **Board outline** — замкнутая область, определяющая границы разводки и размещения. Только одна на плате;
- **Via keepout** — запретная зона для установки переходных отверстий;

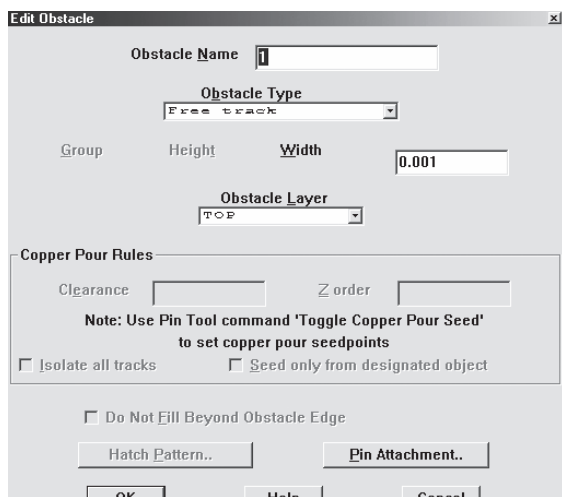


Рис. 9.12. Окно редактирования границ и препятствий

— **Route-via keepout** — запретная зона для проводников и переходных отверстий;

— **Route keepout** — запретная зона для проводников;

— **Detail** — строка детализовки (пояснений);

— **Comp height keepin** — область с высокими компонентами;

— **Comp height keepout** — запретная область для размещения высоких компонентов;

— **Comp group keepin** — область с заданной группой компонентов;

— **Comp group keepout** — запретная область для заданной группы компонентов;

— **Place outline** — физические границы компонента;

— **Insertion outline** — буферная область для размещения компонентов;

— **Cooper pour** — омедненная область, по которой можно провести проводники.

В окне имеется информация: **Group** — номер группы компонента; **Heght** — определение высоты компонента (препятствия), а также настраиваемый параметр **Width** — толщина линии, ограничивающей препятствие. В списке **Obstacle layer** можно задать слой, на котором расположено препятствие.

Панель **Cooper pour rules** содержит правила установки зазоров. Она позволяет выбрать следующие варианты:

— **Clearence** — величина зазора между проводником и областью с медью;

— **Z Order** — иерархический номер медной области;

— **Isolate all tracks** — признак обязательной изоляции проводника при его прохождении через медную область;

— **Seed only from designated object** — наличие контактной площадки на краю медной области.

Net attachment — цепь, подключаемая для проверки препятствия.

Pin attachment — посадочное место, подключаемое к препятствию.

Границы препятствий могут быть только отрезками прямых линий (полигонами).

Для редактирования текстовых объектов на посадочном месте следует использовать окно редактора текста (см. рис. 9.13). Использование этого окна не требует дополнительных пояснений.

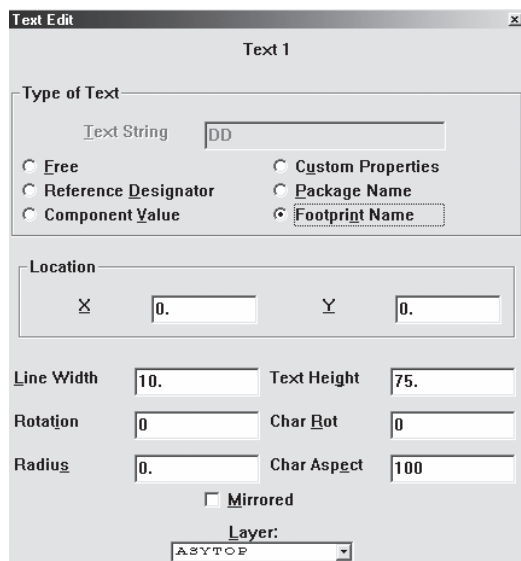


Рис. 9.13. Окно редактирования текста

В конце процедуры создания посадочного места выбирается кнопка сохранения **Save as...** (рис. 9.14). В случае необходимости создается новая библиотека.

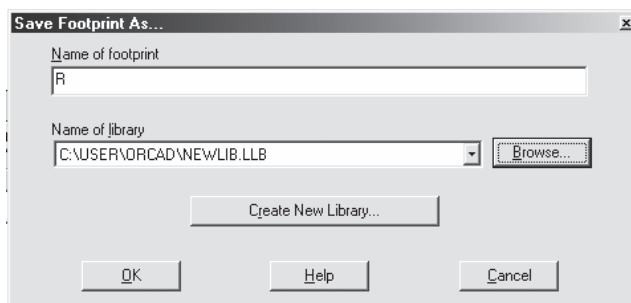


Рис. 9.14. Окно сохранения посадочного места

9.2. Домашнее задание

1. Согласно ЕСКД (ГОСТ) подготовить и нарисовать на листе бумаги (миллиметровке) графические изображения корпусов всех компонентов выбранной принципиальной схемы. При отсутствии информации в справочниках следует обратиться к Интернету.

2. Изучить порядок создания нового корпуса и соответствующие вызовы интерфейсных окон при создании посадочного места компонента в графическом редакторе OrCAD Layout Plus.

9.3. Лабораторное задание

1. Запустить графический редактор OrCAD Layout Plus. Выбрать режим ввода посадочных мест.

2. Провести конфигурирование параметров этого режима. Создать пустую индивидуальную библиотеку посадочных мест компонентов с именем <Person>.

3. Последовательно, начиная с простых двухвыводных радиоэлементов (резистор, конденсатор, катушка индуктивности), создать и включить в свою библиотеку посадочные места всех компонентов выбранной схемы.

3. Вывести эти посадочные места в одинаковом масштабе на рабочий лист в редакторе Layout, наложив на лист угловой штамп. Изображение рабочего листа показать преподавателю.

4. Сохранить готовый проект на жестком диске ПЭВМ в каталог USER/<Person>/Lab9 и отдельно в архиве личного запоминающего устройства.

9.4. Содержание отчета

1. Цель работы.

2. Принципиальная схема проектируемого радиоэлектронного средства.

3. Лист домашнего задания с изображениями и размерами посадочных мест и областей запрета корпусов компонентов.

4. Краткое описание порядка создания корпусов однородного и неоднородного компонентов схемы.

5. Твердая копия рабочего листа (со штампом) с изображением посадочных мест всех компонентов выбранной схемы.

6. Состав пользовательской библиотеки с расшифровкой обозначений.

7. Конкретные выводы по основным этапам лабораторной работы (см. начало п. 9.1).

Контрольные вопросы

1. Дайте определение и английское название компонента, вывода компонента, посадочного места, области запрета.
2. Назовите типы компонентов в системе OrCAD.
3. Что такое стек контактных площадок и каким образом проводится его модификация?
4. Назовите типы контактных площадок.
5. Приведите формы контактных площадок.
6. Каким образом на посадочном месте показать выводы, не отображаемые на изображении элемента?
7. В каком окне и каким образом задается правило подключения печатного проводника к контактной площадке?
8. Назовите стандартные типы препятствий.
9. Как установить вокруг посадочного места круглую область запрета?
10. В каком месте последовательности создания посадочного места задаются метрическая система измерения расстояний и абсолютные размеры объекта?
11. Что такое упаковка корпуса компонента и каким образом она проводится?
12. Чем отличается по набору таблиц кнопка **Spreadsheet** от команды **View/Database Spreadsheets...**?

Лабораторная работа № 10.

Разработка конструкции печатной платы

Цель работы: разработка конструкции печатной платы и приобретение навыков работы с графическим редактором OrCAD Layout.

Лабораторная работа № 10 по курсу «Основы компьютерного проектирования и моделирования РЭС» знакомит студентов с основными приемами создания электронной базы данных печатной платы и редактирования графической информации на примере разработки конструкции для выбранной принципиальной схемы. При выполнении студенты используют графический редактор OrCAD Layout.

Работа состоит из четырех этапов: домашнего задания, коллоквиума, расчетно-экспериментальной части и оформления отчета о выполненной работе. Для облегчения выполнения лабораторного задания приводятся краткие пояснения по его выполнению.

10.1. Создание конструкции проекта

Последовательность действий при создании конструкции платы такова:

- настройка конфигурации проекта;
- выбор заготовки печатной платы;
- загрузка списка цепей и упаковка проекта;
- размещение компонентов на печатной плате;
- разводка печатных проводников;
- создание конструкторской документации.

10.1.1. Настройка конфигурации проекта

Перед выполнением операций по разработке конструкции печатной платы создается новый каталог USER/<Person>/Lab10, в который копируются:

- библиотека элементов схемы (olb-файл из каталога USER/<Person>/Lab7);
- список цепей электронной схемы (mnl-файл из каталога USER/<Person>/Lab8);
- библиотека корпусов схемы (llb-файл из каталога USER/<Person>/Lab9).

В начале настройки по команде **Options/System Settings** (Ctrl+G) в диалоговом окне на рис. 10.1 просматривают и при необходимости редактируют глобальные параметры проекта.

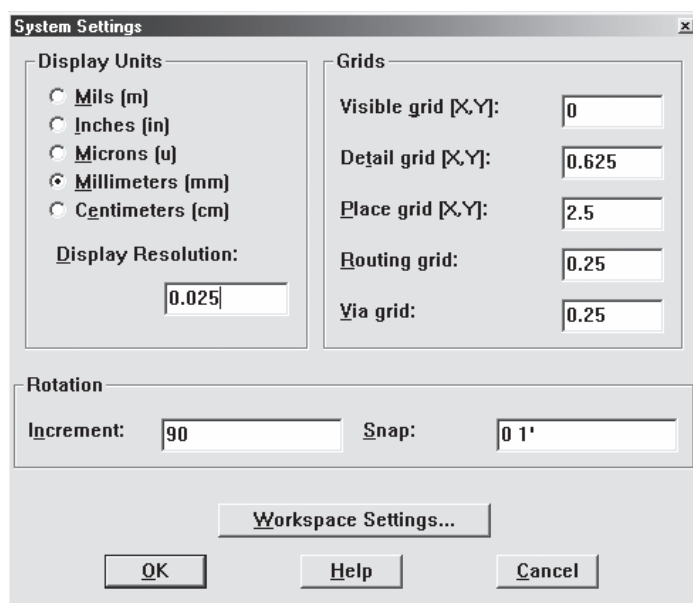


Рис. 10.1. Настройка глобальных параметров

Затем по команде **Tool/Layer/Select From Spreadsheet** в диалоговом окне на рис. 10.2 просматривают и при необходимости редактируют перечень слоев печатной платы и назначение этих слоев. Редактирование слоев производится с помощью меню, раскрывающихся после щелчка правой кнопкой мыши (см. рис. 10.2).

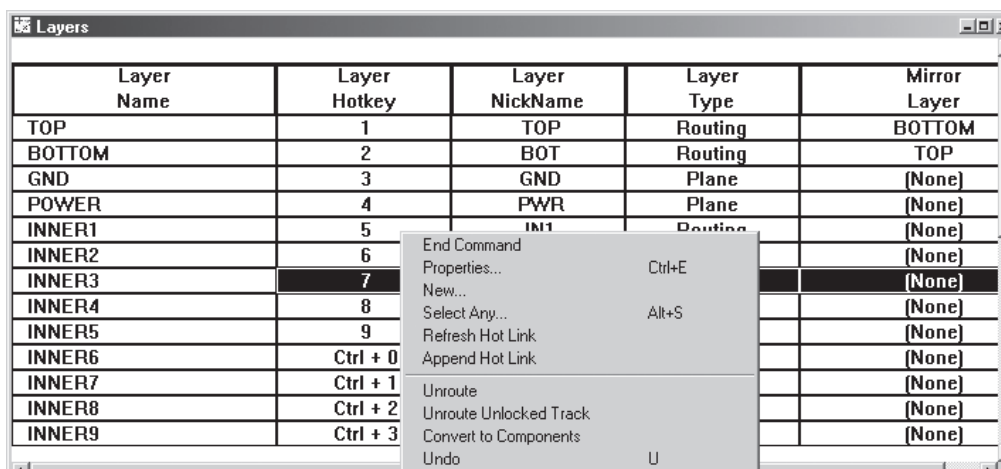


Рис. 10.2. Конфигурирование слоев печатной платы

В заключение по команде **View/Database Spreadsheets/Padstacks** в диалоговом окне на рис. 10.3 просматривают и при необходимости редактируют перечень стеков контактных площадок (СКП) и переходных отверстий (ПО).

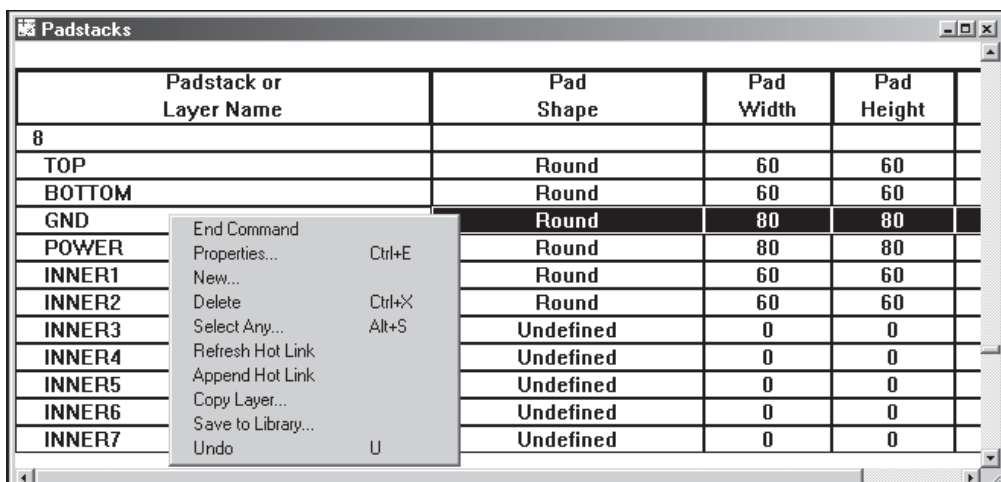


Рис. 10.3. Таблица стеков контактных площадок и переходных отверстий

Диалоговое окно редактирования параметров (Properties) отдельной контактной площадки показано на рис. 9.7 (лабораторная работа № 9).

10.1.2. Выбор заготовки печатной платы

В системе OrCAD заготовка печатной платы (ПП) называется технологическим шаблоном (Technology templates) и представляет собой файл с расширениями tch (или tpl). Этот файл содержит начальную информацию о печатной плате: зазоры и сетки размещения и трассировки, размеры контактных площадок и т. п. В дальнейшем все эти установки можно изменить по отдельности или загрузить в новый шаблон после создания печатной платы. В результате загрузки технологического шаблона в текущий проект вносятся следующие изменения:

- загружаются стратегии размещения компонентов и трассировки проводников, замещая предыдущие данные;
- устанавливается новая структура слоев печатной платы;
- изменяются размеры шагов всех сеток;
- изменяются параметры всех стеков контактных площадок (КП) выводов компонентов и переходных отверстий (ПО).

Вместе с OrCAD Layout поставляется ряд шаблонов, в частности:

1bet_any.tch — для печатных плат, предназначенных для установки компонентов как со штыревыми, так и с планарными выводами (между выводами стандартных корпусов DIP допускается прокладка одной трассы);

2bet_thr.tch — для печатных плат, предназначенных для установки компонентов со штыревыми выводами (между выводами стандартных корпусов DIP допускается прокладка двух трасс);

3bet_any.tch — для печатных плат, предназначенных для установки компонентов как со штыревыми, так и с планарными выводами (между выводами стандартных корпусов DIP допускается прокладка трех трасс);

_default.tch — шаблон по умолчанию; после его загрузки можно установить другой набор слоев печатной платы и все остальные параметры;

jump6035.tch — односторонняя печатная плата, в которой используются ПО диаметром 60 мил, имеющие отверстия диаметром 35 мил (мил = 1/1000 дюйма = 0,0254 мм);

metric.tch — печатные платы, для которых используется метрическая система единиц. *Этот шаблон используется в работе;*

protel.tch — для печатных плат, созданных в пакете Protel.

Толщина ПП обычно выбирается из ряда: 0,8; 1,0; 1,5; 2,0; 2,5; 3 мм с учетом особенностей эксплуатации — вибрации, ускорения, наличия крупных навесных элементов и т. д.

Максимальный размер ПП не должен превышать 470 мм. Обычно большая сторона ПП составляет 100 ее толщин. При выборе габаритов учитываются размеры блоков, кассет или типовых конструкций, для которых изготавливаются платы. Размеры сторон ПП желательно выбирать кратными: 2,5 мм — при длине до 100 мм; 5,0 мм — при длине до 350 мм; 10,0 мм — при длине более 350 мм. Соотношение линейных размеров сторон ПП обычно не более 3:1. Рекомендуются следующие соотношения сторон: 1:1, 2:1, 3:1, 3:2 и 5:2. Во всех случаях желательно выбирать прямоугольную форму ПП.

По краям ПП необходимо предусматривать технологическую зону шириной 1,5–5,0 мм, которую нельзя занимать ни отверстиями, ни проводниками и которая обычно предназначена для крепления ПП к каркасу узла или для субблочных соединений.

10.1.3. Загрузка списка цепей и упаковка проекта

Разработка новой печатной платы начинается после загрузки OrCAD Layout и выполнения команды `File/New`. Сначала запрашивается имя технологического шаблона печатной платы (tch-файл), затем имя файла списка соединений (mnl-файл). В заключение указывается имя файла создаваемой печатной платы (max-файл). *Обязательным условием является использование только латинского шрифта в именах файлов и путях к ним.*

Список ошибок, возникших при загрузке списка соединений, выводится в текстовый файл `<Person>.err`.

В процессе загрузки списка соединений (по терминологии P-CAD это называется «упаковкой» схемы на печатную плату) для каждого символа схемы в библиотеках корпусов компонентов (Footprint Libraries) отыскивается соответствующий корпус. Это соответствие указывается либо с помощью атрибута символа PCB Footprint, либо в файле `System.prt`, фрагмент которого приведен в табл. 10.1. В этом текстовом файле строки комментариев имеют в начале символ «!»; в графе 1 указывается имя компонента, используемое при создании его графического символа; в графе 2 — дополнительный список упаковок компонента (обычно не указывается); в графе 3 — имя корпу-

са, используемое по умолчанию; в графе 4 — имя зеркального изображения корпуса (обычно создается редактором OrCAD Layout при переносе компонента на противоположную сторону печатной платы); в графе 5 и других нечетных графах — имена альтернативных корпусов компонентов.

Таблица 10.1

Фрагмент файла System.prt

1	2	3	4	5
! SYSTEM. PRT — System Part Library				
DIP4		DIP4		
DIP14		DIP.100/14/W.300/L750		
SIP\IP		SIP\IP		
ZIP\16P		fp\16p		
54F138		DIP.100/16/W.300/L.850		SOG.050/14/W6.244/L.425.

Если в процессе загрузки списка соединений обнаружен компонент, не имеющий ссылок на его корпус, то выводится диалоговое окно (рис. 10.4, а) для его определения. После нажатия на панель **Link existing footprint to component** (Укажите имя существующего типового корпуса) открывается диалоговое окно (рис. 10.4, б), в котором выбирается имя библиотеки и затем имя корпуса, изображение которого просматривается в правой части окна.

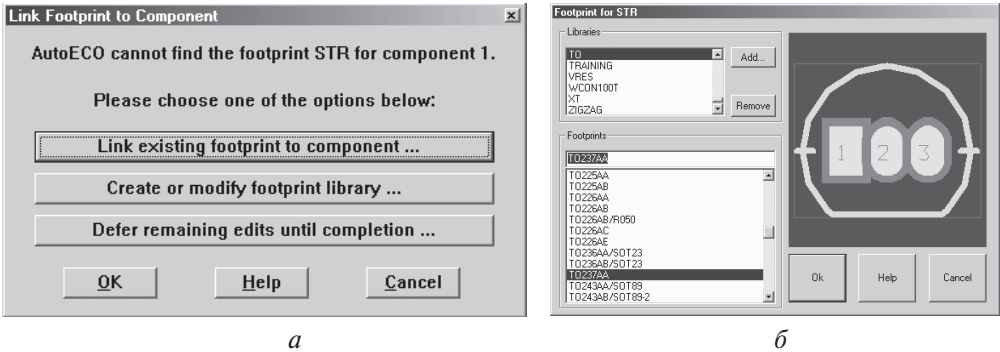


Рис. 10.4. Диалоговые окна установки связи между элементом и корпусом

После успешного завершения загрузки списка соединений на рабочем экране редактора Layout изображаются корпуса компонентов текущего проекта с указанием их электрических соединений, как в примере, показанном на рис. 10.5. Базы данных печатных плат можно также

импортировать из других пакетов по команде **File/Import**. Например, возможна трансляция баз данных печатных плат из популярной системы P-CAD, используя PDIF-формат. Заметим, что PDIF-файлы печатных плат правильно импортируются из P-CAD в OrCAD Layout только в том случае, когда они созданы в дюймовой системе единиц (при преобразовании плат, созданных в метрической системе, их масштаб изменяется в 2,54 раза). Эта же проблема возникает и при импорте PDIF-файлов в другие САПР.

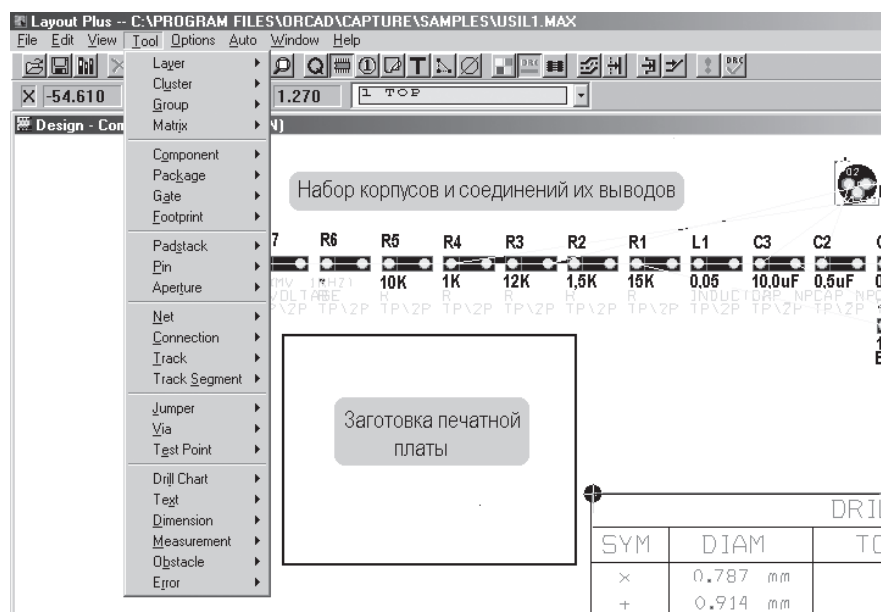


Рис. 10.5. Результат загрузки списка соединений на ПП

Начиная с версии OrCAD 9.0, имеется возможность передавать данные из OrCAD Layout в популярную программу SPECCTRA [4] по команде **File/Export/Layout to SPECCTRA** как для выполнения размещения компонентов, так и для трассировки проводников в ручном, интерактивном или автоматическом режимах. Редактор OrCAD Layout при этом используется лишь для загрузки списка соединений проекта, созданного в схемотехническом редакторе OrCAD Capture. Данные о разработанной плате передаются обратно в редактор Layout по команде **File/Import/SPECCTRA to Layout** для выпуска документации и создания управляющих файлов для фотоплоттеров и сверлильных станков с ЧПУ.

10.1.4. Размещение компонентов на печатной плате

Перед выполнением размещения компонентов или трассировки проводников необходимо вычертить контур печатной платы (Board outline). Для этого в меню **Tool** выбирается команда **Obstacle** и вычерчивается замкнутый многоугольник, толщина линий контура которого задается в диалоговом окне, показанном на рис. 10.6. По этой же команде задаются и другие барьеры размещения или трассировки и области металлизации.

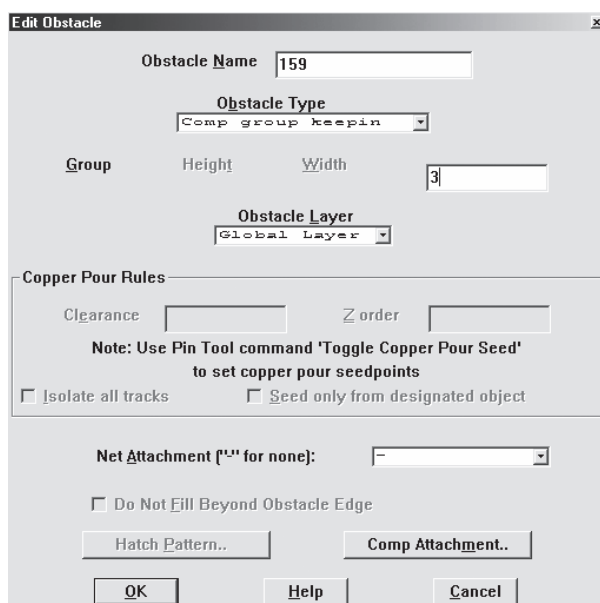


Рис. 10.6. Окно настройки областей запрета

Следует обратить внимание на то, что пунктирным прямоугольником выделяется область печатной платы **DRC Box**, внутри которой по команде **Auto/Design Rule Check (DRC)** проверяется соблюдение технологических ограничений. Для перемещения этой области выбирается команда **View/DRC Box** и затем по ней проводится щелчок левой кнопки мыши. После этого область **DRC Box** перемещается вместе с курсором, не изменяя своих размеров. Для изменения ее размеров после выбора команды **View/DRC Box** нажимается и удерживается левая кнопка мыши и затем движением курсора наносится прямоугольная область. Наиболее естественно, когда граница области

End Command	
Properties...	Ctrl+E
Copy	Ctrl+C
Delete	Ctrl+X
Shove	J
Adjust	Ctrl+J
Matrix Place	
Quick Place	
Swap	Ctrl+W
Rotate	R
Opposite	T
Alternate Footprint...	
Make	K
Break	Ctrl+K
Lock	L
Fix	
Select Next	N
Minimize Connections	M
Move On/Off	
Undo	U

Рис. 10.7. Контекстное меню при размещении компонентов

DRC Box совпадает с контуром печатной платы. Размещение компонентов выполняется в редакторе OrCAD Layout вручную, по очереди выбирая, поворачивая и перемещая компоненты на поверхности наружного слоя печатной платы и перемещая планарные компоненты на противоположную сторону печатной платы.

В интерактивном режиме размещение компонентов выполняется по команде **Tool/Component** или при нажатии соответствующей кнопки в инструментальной строке. На рис. 10.7 приведен список команд контекстного меню, доступных при ручном размещении.

По команде **Auto/Place** выполняется автоматическое размещение компонентов. Авторазмещение выполняется за несколько проходов (до 11) согласно правилам, редактируемым по команде **Options/Placement Strategy**, как показано на рис. 10.8.

Pass	Enabled	Operation	Iterations	Attempts	Clusters	Options
Pass 0	Yes	Proximity Place	5	5	0	FR
Pass 1	Yes	Assign Clusters	50	70	0	
Pass 2	Yes	Place Clusters	50	70	0	
Pass 3	Yes	Proximity Place	50	70	0	FR
Pass 4	Yes	Swap Comps	50	70	0	FR
Pass 5	Yes	Adjust Comps	50	70	0	
Pass 6	No	Swap Comps	50	70	0	FR
Pass 7	No	Swap Pins	50	70	0	
Pass 8	No	Adjust Comps	50	70	0	
Pass 9	No	Proximity Place	50	70	0	
Pass 10	No	Proximity Place	50	70	0	
Pass 11	No	Proximity Place	50	70	0	

Рис. 10.8. Таблица настройки проходов при автоматическом размещении

Редактирование отдельного параметра одного из проходов трассировки или всех его параметров производится щелчком левой кнопки мыши при расположении курсора в отдельной ячейке таблицы или на строке с именем прохода размещения. Дополнительно по команде

Options/Place Settings задаются параметры стратегии авторазмещения компонентов, выполняемого по командам **Auto/Place/Array** и **Auto/Place/Matrix**.

10.1.5. Автоматическая трассировка проводников

Автотрассировка проводников выполняется в пакете OrCAD в трех вариантах. Во-первых, редактор OrCAD Layout содержит в меню Auto группу соответствующих команд, достаточных для разработки простых печатных плат. Во-вторых, для разработки более сложных плат предназначена отдельная программа SmartRoute, использующая алгоритмы оптимизации нейронных сетей. В-третьих, для размещения компонентов и трассировки проводников в ручном, интерактивном или автоматическом режиме можно использовать программу SPECCTRA, не входящую непосредственно в состав системы OrCAD. Рассмотрим кратко первый способ.

Частные параметры стратегии автотрассировки задаются в диалоговых окнах, показанных на рис. 10.9, которые открываются по командам **Option/Route Strategies**.

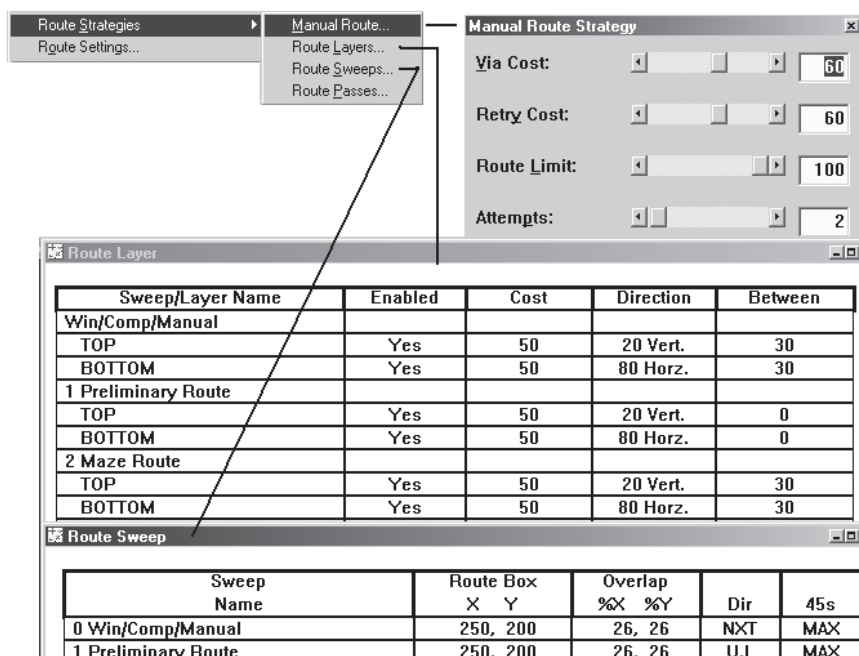


Рис. 10.9. Редактирование параметров ручной и автоматической трассировки

Параметры трассировки представлены в виде таблиц, каждая выделенная ячейка или группа ячеек которых может быть отредактирована в дополнительном окне, вызываемом по правой клавише мыши. Пример такого двойного наложения окон показан на рис. 10.10.

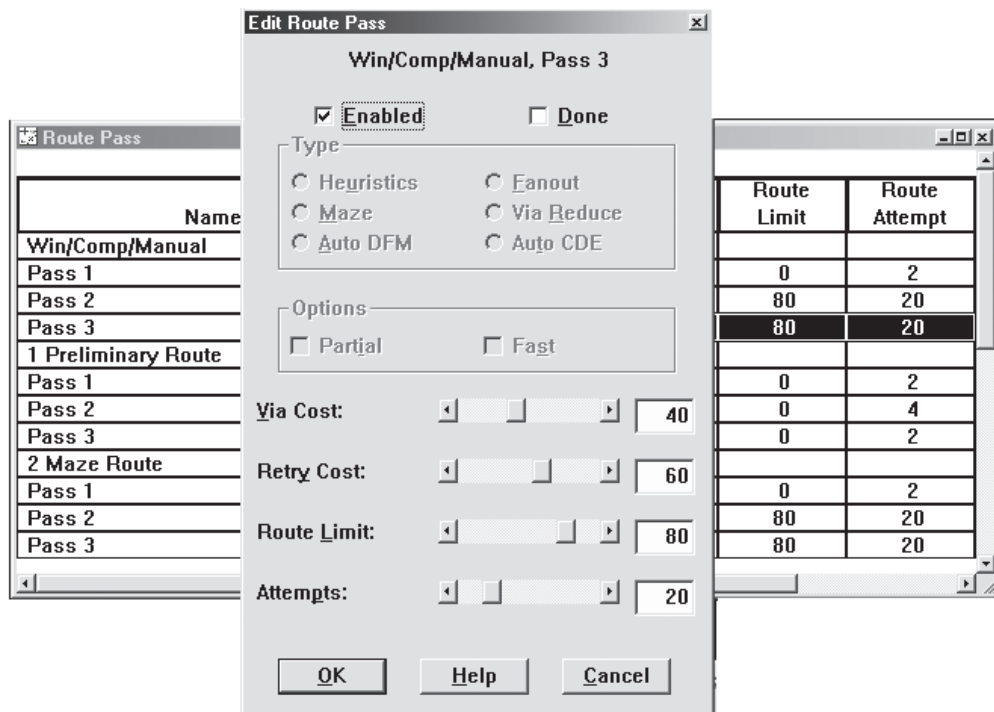


Рис. 10.10. Редактирование параметров автоматической трассировки

В таблице Route Layer определяется возможность разводки в данном слое, преимущественное направление проводников, «стоимость» слоя. В таблице Route Sweep устанавливаются общие правила разводки, относящиеся к размерам, наложению и направлению перемещения области разводки. Таблица Route Pass отображает главное правило стратегии разводки, используемое на каждом проходе. Таких проходов может быть до трех на каждое смещение.

Глобальные параметры стратегии автотрассировки задаются в диалоговом окне, показанном на рис. 10.11, которое открывается по команде **Route Settings**.

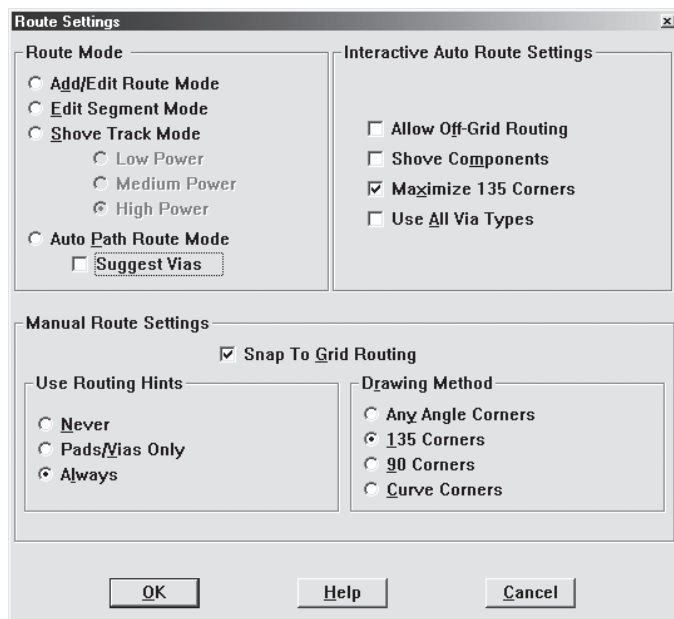


Рис. 10.11. Редактирование глобальных параметров автоматической трассировки

10.1.6. Изготовление конструкторской документации

В состав документации входят сборочный чертеж, чертежи разводки печатных проводников во всех слоях печатной платы и спецификация.

Сборочный чертеж ПП содержит изображение ПП со стороны навесных элементов (без печатного монтажа, ПО и координатной сетки), вид ПП слева с навесными элементами (габаритный размер), номера позиций всех составных частей ПП, габаритные и присоединительные размеры. Конструкции навесных элементов вычерчиваются в виде упрощенных изображений с сохранением максимальных габаритных размеров. Номера позиций необходимы для связи сборочного чертежа ПП со спецификацией.

Спецификация является основным конструкторским документом сборочного чертежа ПП и должна содержать все сведения о составных частях сборочного чертежа. Спецификация оформляется в виде таблицы по правилам ГОСТ 2.108–68 и может содержать следующие разделы: «Документация», «Стандартные изделия», «Детали», «Прочие изделия».

Чертежи разводки содержат изображение печатных проводников и координатной сетки в одном из сигнальных слоев ПП без вывода компонентов с указанием внешних контуров ПП и зон запрета.

10.2. Домашнее задание

1. Согласно ЕСКД (ГОСТ) подготовить и нарисовать на листе бумаги (миллиметровке) заготовку печатной платы. Масштаб изображения выбрать таким, чтобы заготовка занимала не менее $\frac{1}{2}$ листа формата А4.

2. Выполнить предварительное размещение компонентов на ПП. Нарисовать этот вариант размещения на второй половине листа.

3. Изучить порядок разработки конструкции ПП в системе сквозного проектирования OrCAD.

4. Разобрать порядок конфигурирования автоматической трассировки ПП в OrCAD Layout.

10.3. Лабораторное задание

1. Провести конфигурирование редактора Layout согласно п. 10.1.1.

2. Создать заготовку печатной платы и сохранить ее в tch-файле, который записать в состав библиотеки проекта. Использовать метрический масштаб линейных измерений.

3. Создать новый проект, последовательно загрузить заготовку ПП и список соединений. При появлении ошибок устранить их, при необходимости создать текстовый файл System.prt соответствия элементов и корпусов.

4. Разместить вручную корпуса компонентов на заготовке ПП согласно заготовке домашнего задания.

5. Выполнить конфигурирование автоматической трассировки и провести разводку ПП по команде **Auto/Route**. Результат разводки сохранить в каталоге проекта, показать преподавателю.

6. Провести настройку авторазмещения согласно п. 10.1.4. Повторить размещение компонентов в автоматическом режиме и авторазводку печатных проводников. Результат разводки сохранить в каталоге проекта.

7. Сравнить результаты проектирования ПП, полученные в ручном и автоматическом режимах, и выбрать наилучший. Провести его проверку командой DRC, предварительно настроив параметры проверки. При несоблюдении зазоров провести коррекцию ПП.

8. Воспользовавшись командами формирования отчетов, получить сборочный и послойные чертежи печатных проводников.

9. Сохранить весь проект в каталоге USER/<Person>/Lab10 и в индивидуальном устройстве памяти.

10.4. Содержание отчета

1. Цель работы.
2. Исходная принципиальная схема проектируемого устройства.
3. Рисунок заготовки и размещения компонентов из домашнего задания.
4. Краткое описание порядка разработки конструкции ПП: выбор стратегии автоматического размещения и трассировки, последовательность команд, реализующих разработку ПП.
5. Сведения о настройке авторазмещения и авторазводки (все таблицы и параметры стратегий).
6. Конструкторская документация по наиболее удачной из разработанных ПП: сборочный чертеж, послойные чертежи печатных проводников.
7. Распечатки таблиц настройки параметров и текстовых файлов результатов проверки конструкции ПП.
8. Конкретные выводы по всем шести этапам разработки конструкции печатной платы.

Контрольные вопросы

1. Поясните команды конфигурирования проекта.
2. Каков порядок разработки конструкции ПП?
3. Как создать заготовку ПП?
4. Что такое «упаковка» проекта и каким образом она проводится?
5. Поясните термины разводки: Pass, Sweep, Cost, Layer?

6. Как проводится настройка параметров стратегии авторазводки?
7. Как установить зазоры между печатными проводниками и контактными площадками?
8. Каким образом проводится настройка DRC-проверки?
9. Что означает функция ЕСО в проектировании ПП?
10. Что может быть указано в спецификации сборочного чертежа?

Библиографический список

1. Трухин М. П. Основы компьютерного проектирования и моделирования радиоэлектронных средств: учеб. пособие/М. П. Трухин. М.: Горячая линия-Телеком, 2015. 386 с.
2. Влах И. Машинные методы анализа и проектирования электронных схем: пер. с англ./И. Влах, К. Сингхал. М.: Радио и связь, 1988. 560 с.
3. Петраков О. М. Создание аналоговых PSPICE моделей радиоэлементов/О. М. Петраков. М.: ИП РадиоСофт, 2004. 208 с.
4. Разевиг В. Д. Применение программ P-CAD и PSpice для схемотехнического моделирования на ПЭВМ. Вып. 2: Модели компонентов аналоговых устройств/В. Д. Разевиг. М.: Радио и связь, 1992. 64 с.
5. Разевиг В. Д. Применение программ P-CAD и Pspice для схемотехнического моделирования на ПЭВМ. Вып. 3: Моделирование аналоговых устройств/В. Д. Разевиг. М.: Радио и связь, 1992. 68 с.
6. Автоматизированное проектирование радиоэлектронных средств: учеб. пособие/О. В. Алексеев, А. А. Головков, И. Ю. Пивоваров [и др.]; под ред. О. В. Алексеева. М.: Высш. шк., 2000. 479 с.
7. Златин И. Л. Схемотехническое и системное проектирование радиоэлектронных устройств в OrCAD 10.5/И. Л. Златин. М.: Горячая линия-Телеком, 2008. 352 с.
8. Разевиг В. Д. Система проектирования OrCAD 9.2/В. Д. Разевиг. М.: СОЛОН-Р, 2001. 519 с.
9. Афанасьев А. О. OrCAD 7.0..9.0. Проектирование электронной аппаратуры и печатных плат/А. О. Афанасьев, С. А. Кузнецова. СПб.: Наука и Техника, 2001. 464 с.
10. Разевиг В. Д. Система схемотехнического моделирования и проектирования печатных плат Design Center (PSpice)/В. Д. Разевиг. М.: СК Пресс, 1998.
11. SPECCTRA 8.0. User Guide. San Jose: Cadence Design Systems, Inc., 1998.

Приложение 1

Словарь основных терминов

А

Alias — псевдоним (дополнительное имя) цепи, шины или компонента

Annotation — простановка позиционных обозначений компонентов и распределение (упаковка) секций компонентов по корпусам

ANSI — American National Standards Institute — американский национальный институт стандартов

Aperture — апертура — диафрагма фотоплоттера, с помощью которой производится засветка фоточувствительного слоя (имеет различные размеры и форму)

Aperture list — текстовый файл, содержащий размеры всех используемых встроенных апертур конкретного фотоплоттера

Ascend — переход на одну ступень вверх в иерархической структуре

ASCII — American Standard Code for Information Interchange — наиболее распространенный способ кодирования текстовой информации

Attribute — характеристика объекта

Attach — присоединение

В

Back Annotation — обратная корректировка проекта (корректировка принципиальной схемы по изменениям, внесенным на ПП)

BGA — Ball Grid Array — корпуса компонентов со сферическими выводами, которые прижимаются к контактными площадкам на печатной плате без применения пайки

Bill of Materials (BOM) — перечень компонентов (форматированный список)

Blind Via — несквозное переходное отверстие, которое достигает только одного внешнего слоя ПП

Bidirectional pin — двунаправленный вывод

Bookmark — маркер на схеме или в тексте (служит для быстрого поиска)

Bottom — нижняя сторона ПП

С

CAM — Computer-Aided Manufacturing — программное обеспечение выполнения технологических операций на этапе изготовления объектов проектирования

Capture — редактор проектов в системе OrCAD

Cluster — группа взаимосвязанных компонентов

Component — компонент — ИС, транзистор, конденсатор и т. п., физически устанавливаемые на ПП

Component side — сторона ПП, на которой размещаются компоненты

Copper pour — область металлизации на ПП; может иметь имя, совпадающее с именем присоединенной цепи

CIS — Component Information System — система ведения баз данных

Conflict — конфликт автотрассировки ПП, заключающийся в пересечении проводников на одном слое или нарушении допустимых зазоров (термин SPECCTRA)

Cross probing — «горячая» перекрестная связь (между графическим редактором принципиальных схем и экраном отображения результатов моделирования или графическим редактором ПП)

Cross reference file — список компонентов проекта с указанием координат их расположения на страницах схемы и имен библиотек, в которых они находятся

Crystal Report — программа составления отчетов о проекте фирмы Seagate Technology

Д

Database — база данных проекта

Descend — переход на одну ступень вниз в иерархической структуре

De Morgan equivalent — символ изображения логической функции

Design — принципиальная схема проекта

Discrete component — компонент, имеющий три и менее выводов, например, транзистор, диод и т. п.

DRC — Design Rules Check — проверка соблюдения правил проектирования (принципиальных схем и ПП)

DRC marker — метка, отмечающая ошибку на принципиальной схеме или ПП

Drill chart — таблица, содержащая сведения об общем количестве, координатах и размерах отверстий в ПП

DXF — формат чертежей, принятый в программе AutoCAD

E

ECO — Engineering Change Order — автоматическое внесение изменений в принципиальную схему или ПП для их синхронизации

EDA — Electronic Design Automation — автоматизация проектирования электронных устройств

EDIF — Electronic Data Interchange Format — стандарт формата баз данных электрических схем и списков их соединений для обмена между разными программами

ERC — Electrical Rules Check — проверка правильности принципиальной электрической схемы проекта

F

Fanout — процесс веерообразного создания ПО рядом с выводами планарных компонентов

Fence — прямоугольная область на ПП, в которой задаются правила автотрассировки проводников: **soft** — трассируются все соединения, находящиеся внутри области, **hard** — трассируются только цепи, все выводы которых находятся внутри области; если хоть один из выводов цепи находится вне нее, то не трассируется вся цепь (термин SPECCTRA)

Fill — заливка, закраска

Flat design — плоский проект (не иерархический)

Flash — изображение зоны засветки фотоплоттера

Footprint — проекция корпуса компонента на ПП или «отпечаток» корпуса

Forward Annotation — прямая корректировка проекта (корректировка ПП по изменениям, внесенным на принципиальной схеме)

Fromto — участок цепи, соединяющий отдельные выводы (термин SPECCTRA)

G

Gate — секция компонента

Gerber — формат управляющих файлов для фотоплоттеров типа Gerber в виде отдельного файла списка апертур (RS274-D) или имеющий встроенное описание апертур (RS274-X)

Global layer — слой проекта ПП, на котором располагается информация об электрических соединениях (термин OrCAD Layout)

Grid — сетка рабочего поля графического редактора

Grid reference — рамка чертежа, разбитая на зоны

Ground — «земля»

Н

Hatching — штриховка полигонов

Heterogeneous package — неоднородный компонент (состоит из секций разных типов)

Heuristics — эвристический — метод трассировки, который заключается в повторяющихся попытках проложить неразведенные соединения; применяется в основном для трассировки элементов памяти

Hierarchical Block — иерархический блок

Hierarchical Design — схема, имеющая иерархическую структуру

Hierarchical Pin — вывод иерархического блока

Hierarchical Port — внешний порт иерархического блока

Highlight — высвечивание объектов

Homogeneous package — однородный компонент (состоит из секций одного типа)

HPGL — Hewlett-Packard Graphics Language — формат графических файлов, используемый при выводе на плоттеры HP

И

IBIS (I/O Buffer Information Specification) — стандарт описания входных/выходных комплексных сопротивлений компонентов, используемый при моделировании паразитных эффектов ПП

ICA — Internet Component Assistant — служба поиска компонентов в среде Интернет

IEEE symbol — изображение символа функционального блока в стандарте Института инженеров по электротехнике и электронике (Institute of Electrical and Electronics Engineers, IEEE)

Inherent property — обязательный параметр объекта определенного типа (не может быть удален, имеет атрибут R — только для чтения)

Instance — конкретный экземпляр из набора объектов определенного класса

Interactive routing — трассировка, при которой индивидуальные соединения проводятся вручную при постоянном контроле за соблюдением правил проектирования DRC

Isolation — зазор между контактными площадками, переходными отверстиями, трассами проводников или областями металлизации и другими цепями сигналов

Ж

Jumper — перемычка

Junction — электрическое соединение

К

Keerpin — область, содержащая все компоненты определенной группы, например, компоненты определенной высоты.

Keerout — область, не содержащая компоненты определенной группы

Л

Layout — схема размещения, компоновка (в системе OrCAD чертеж ПП).

Logical mode — рассмотрение конкретных экземпляров из наборов объектов (синоним instance)

М

Macro — макрокоманда

Manhattan length — расстояние по Манхеттену, равное сумме длин катетов между начальной и конечной точкой (иногда называется расстоянием «на такси»).

Manufacturing — оптимизация результатов трассировки проводников для улучшения внешнего вида ПП и технологичности ее изготовления.

MCAD — Mechanical Computer Aided Design — программное обеспечение проектирования механических устройств

Mirror — зеркальное отображение

Miter — сглаживание — замена изгиба проводника под прямым углом на два изгиба под углом 45° или дугу

Model Editor — программа расчета параметров математических моделей по паспортным данным в формате программы PSpice

N

Net Alias — псевдоним (дополнительное имя) электрической цепи или шины

Netlist — список соединений

Nickname — аббревиатура имени слоя ПП (три символа)

Nonprimitive part — символ компонента, имеющего иерархическую структуру

O

Obstacle — объект на ПП, представляющий препятствие для трассировки проводников

Occurrence — экземпляр объекта определенного класса

Off-page connector — межстраничный соединитель

Optimization — оптимизация

P

Package — информация об упаковке компонента (количество секций компонента, количество выводов одной секции, наличие логически эквивалентных выводов и т. п.)

Pad — вывод компонента, располагаемого на ПП

Padstack — стек (набор) контактных площадок выводов компонентов и переходных отверстий

Part — графическое изображение компонента на схеме (может состоять из одной или нескольких секций, см. Symbol)

Part reference — позиционное обозначение секции компонента, например DD1–1 или DD1A

PCB — Printed Circuit Board — печатная плата (ПП)

PDIF — P-CAD Database Interchange Format — стандарт текстового формата баз данных системы P-CAD

Physical mode — режим рассмотрения объектов определенного класса (синоним occurrence)

Placement — размещение компонентов на внешних сторонах ПП

Plane layer — слой металлизации

Polygon — полигон, многоугольник

Primitive part — символ компонента, не имеющего иерархической структуры

Probe — программа (режим) графического отображения результатов моделирования

Profile — профайл — файл задания на моделирование для программы PSpice

Project — проект

Property — свойство объекта (редактор свойств объекта открывается двойным щелчком курсора)

PSpice Schematics — редактор принципиальных схем, заимствованный из системы DesignLab

Q

Query — отображение характеристик выбранного объекта с возможностью их редактирования Queue — очередь

R

Ratsnest line — электрическая связь между выводами компонентов на ПП, отображаемая прямой линией

Redo — откат вперед — возвращение к последней отмененной команде

Reference — позиционное обозначение компонента, обозначающее его тип и порядковый номер, например R1, DD1 (см. Part Reference)

Report — отчет

Routing — трассировка, разводка — размещение на ПП трасс проводников между выводами компонентов согласно электрической принципиальной схеме

S

Schematic page editor — редактор страниц принципиальной схемы в программе

OrCAD Capture

SDT — Schematic Design Tools — графический редактор принципиальных схем в системе OrCAD для DOS

Session Log — список сообщений текущей сессии OrCAD Capture

Simulation — моделирование

SMD — Surface mount device — компонент с планарными выводами

SMT — Surface mount technology — технология изготовления ПП, при которой компоненты с планарными выводами монтируются на ее поверхности

Snap-to-grid — привязка к узлам сетки

SmartRoute — программа автотрассировки проводников системы OrCAD

Solder mask — область, маска вокруг вывода компонента на ПП

Solder past — шаблон для нанесения пасты при изготовлении ПП

Solder side — сторона ПП, противоположная стороне размещения компонентов

SPECCTRA — программа трассировки проводников и размещения компонентов фирмы Cadence Design Systems

Spreadsheet — электронная таблица

Strategy file — файл, содержащий параметры размещения компонентов или трассировки проводников для конкретной ПП

Swapping gates or pins — перестановка логически эквивалентных секций и выводов компонентов

Symbol — графическое изображение символа одной секции компонента на электрической принципиальной схеме

T

Template — шаблон

Technology template — шаблон задания параметров вновь создаваемой ПП по умолчанию (к ним относятся следующие параметры: структура слоев, стратегия размещения компонентов, стратегия трассировки проводников, определения сеток, параметры стеков ПО и КП)

Test point — контрольные точки (КТ) — специальные точки доступа к электрическим цепям для проведения тестирования ПП

Title block — основная надпись (угловой штамп) чертежа

Thermal relief — подсоединение вывода компонента к теплоотводу — области металлизации большого размера

Through-hole — сквозное отверстие в ПП

Toolbar — строка инструментов на экране программы

Top — верхняя сторона ПП

Trace — проводник ПП

U

Undo — откат назад — отмена последней команды

URL — Uniform Resource Locator — унифицированный указатель местонахождения документа в Интернет

User-defined property — параметр объекта, определяемый пользователем (в отличие от параметра типа Inherent properties может быть удален, не имеет атрибута R)

V

Venting — закрашка фотошаблона ПП вокруг рабочей области для оттока припоя.

Vertex — точка начала, конца или излома печатного проводника

Via — переходное отверстие (ПО) на ПП

Via stringer — короткий проводник между контактной площадкой вывода планарного компонента и специально созданным ПО (см. Fanout)

Z

Zone — область на ПП, предназначенная для металлизации или представляющая собой запрет металлизации

Zooming — изменение масштаба изображения

Приложение 2

Стандартные расширения имен файлов

Файлы общего назначения	
.asp	Временный файл, в котором сохраняются данные об измененных и несохраненных проектах (в каталоге\w\ndows\temp\autosave)
.asl	Список файлов проектов, сохраненных в каталоге\w\ndows\temp\autosave
.dbc	Конфигурация базы данных, используемая в CIS
.drc	Протокол поиска ошибок в принципиальной схеме
.dbk	Копия предыдущей версии файла принципиальной схемы.dsn
.dsn	Принципиальная схема проекта (содержит все листы схемы)
.cfg	Файл конфигурации
.err	Список ошибок
.iri	Конфигурация отдельных программ системы
.lib	Библиотека корпусов компонентов
.obk	Копия измененного файла библиотеки
.olb	Библиотека символов компонентов
.opj	Проект в системе OrCAD. Содержит ссылки на все файлы проекта
OrCAD Capture	
.bas	Макросы описания диалоговых окон ввода атрибутов компонентов/цепей на языке Бейсик
.bcf	Бинарный файл конфигурации OrCAO SDT, используемый при трансляции
.bom	Форматированный список компонентов проекта (Bill of Material)
.cir	Список соединений схемы в формате SPICE
.dsf	Список соединений в формате VST Model
.edf, edn	Список соединений схемы в формате EDIF 2.00 или файл обратной корректировки
.exp	Перечень параметров компонентов проекта (создается по команде Tools>Import Properties)
.inc	Файл дополнительной информации (Include file), включаемой в отчет о проекте

.inf	Список соединений схемы в формате DOS-версии OrCAD Digital Simulation Tools 386+
.ins	Список соединений
.map	Список соответствий имен цепей (дополнение к файлу списка соединений схемы *.cir в формате SPICE)
.net	Список соединений схемы в формате PSpice
.pip	Список соединений
.pld	Список соединений в формате OHDL
.res	Список соединений
.rpt	Бинарный файл шаблона отчета в формате Crystal Reports или файл обновления параметров проекта
.sch	Файл принципиальной схемы DOS-версии программы OrCAD SDT Schematic
.upd	Файл обновления параметров проекта
.v	Описание цифрового устройства на языке Verilog
.vhd, .vho	Описание цифрового устройства на языке VHDL
.xrf	Список компонентов проекта (Cross reference file) с указанием координат их расположения на схеме и имен библиотек, в которых они находятся
OrCAD Express	
.fus	Файл программирования ПЛИС
.sdf	Задержки сигналов в ПЛИС, используемые при моделировании
.sdt	Формат описания стандартных задержек сигналов в ПЛИС
.stm	Описание входных сигналов для моделирования
.tim	Отчет о моделировании с учетом временных задержек
.xnf	Список соединений в формате Xilinx
OrCAD Layout	
.asc	Список связей в формате ASCII
.col	Настройка цветов объектов
.lis	Протокол изменений в печатной плате
.lib	Библиотека стеков контактных площадок
.max	База данных печатной платы в бинарном формате
.mdf	Определения стеков контактных площадок, используемых в P-CAD
.min	База данных печатной платы в ASCII формате
.mnl	Список соединений проекта

.plt	Конфигурация принтеров и плоттеров
.pps	Бинарный файл конфигурации постпроцессора
.sf	Бинарный файл стратегии авторазмещения и автотрассировки
.swp	Список перестановок секций и выводов компонентов на печатной плате и других ее изменений для выполнения обратной корректировки схемы
.tch	Шаблон печатной платы, содержащий технологические правила проектирования
.tpl	Шаблон печатной платы, содержащий линию ее контура и правила проектирования
.upd	Список внесения изменений в проект
GerbTool	
.drl	Управляющий файл для сверильных станков с ЧПУ
.grb	Управляющий файл в формате Gerber
.gtd	База данных печатной платы в формате GerbTool
.map	Таблица апертур
.nc	Управляющий файл для станка с ЧПУ
.plt	Управляющий файл в формате HPGL
.ps	Управляющий файл в формате PostScript ‘
.rpt	Файл отчета
.sno	Отчет об операции Tools>Snoman
.tl	Файл инструментов станка с ЧПУ
Visual CADD	
.csv	Текстовый файл списка использованных в проекте символов
.dwg, .dxf	Чертеж в формате AutoCAD
.fnf	Шрифт Generic CADD
.rnu	Файл программирования меню пользователя
.shx	Шрифт AutoCAD
.sty	Стиль или шаблон (набор параметров) Visual CADD
.vca	Файл атрибутов
.vcd	Чертеж в формате Visual CADD или Generic CADO
.vcf	Шрифт Visual CADD
.vcs	Библиотека графических символов
.wk1	Файл списка использованных в проекте символов в формате Lotus 1–2-3
.wmf	Графический метафайл в формате Windows

OrCAD Pspice¹	
.als	Список соответствий номеров выводов компонентов имен подсоединенных к ним цепей
.cir	Текстовый файл задания на моделирование для программы PSpice
.dat	Файл результатов моделирования, используемый для построения графиков
.ind	Индексный файл библиотек математических моделей
.lib	Библиотека математических моделей компонентов
.net	Список соединений схемы
.out	Текстовый файл результатов моделирования в табличной форме
.prb	файл, состоящий из трех секций; команд управления экраном, макрокоманд и целевых функций обработки графиков результатов моделирования
.rdm	Информация о библиотеках, использованных в проекте
.sim	Профайл параметров моделирования

Учебное издание

Трухин Михаил Павлович

**Основы компьютерного проектирования
и моделирования радиоэлектронных средств**

Лабораторный практикум

Редактор Н. П. Кубыщенко
Верстка О. П. Игнатъевой
Набор М. П. Трухина

Подписано в печать 02.10.2015. Формат $70 \times 100 \frac{1}{16}$.
Бумага писчая. Плоская печать. Гарнитура Newton.
Уч.-изд. л. 6,0. Усл. печ. л. 11,0. Тираж 100 экз.

Заказ 341

Издательство Уральского университета
Редакционно-издательский отдел ИПЦ УрФУ
620049, Екатеринбург, ул. С. Ковалевской, 5
Тел.: 8(343)375-48-25, 375-46-85, 374-19-41
E-mail: rio@urfu.ru

Отпечатано в Издательско-полиграфическом центре УрФУ
620075, Екатеринбург, ул. Тургенева, 4
Тел.: 8(343) 350-56-64, 350-90-13
Факс: 8(343) 358-93-06



ТРУХИН МИХАИЛ ПАВЛОВИЧ

Кандидат технических наук, доцент кафедры теоретических основ радиотехники ИРИТ-РтФ.

Научные интересы: цифровая обработка сигналов в радиотехнических системах в присутствии разнообразных помех; оптимальные и квазиоптимальные алгоритмы обнаружения и распознавания сложных радиолокационных объектов; разработка и анализ компьютерных моделей устройств и систем передачи информации.

Читаемые дисциплины: «Основы компьютерного проектирования и моделирования радиоэлектронных средств», «Методы математического моделирования», «Инструментальные средства моделирования», «Математическое моделирование радиотехнических устройств и систем», «Математическое моделирование сетей и систем»